



cmsemicon

8-BIT I/O TYPE OTP MCU

CMS16P54/CMS26P54

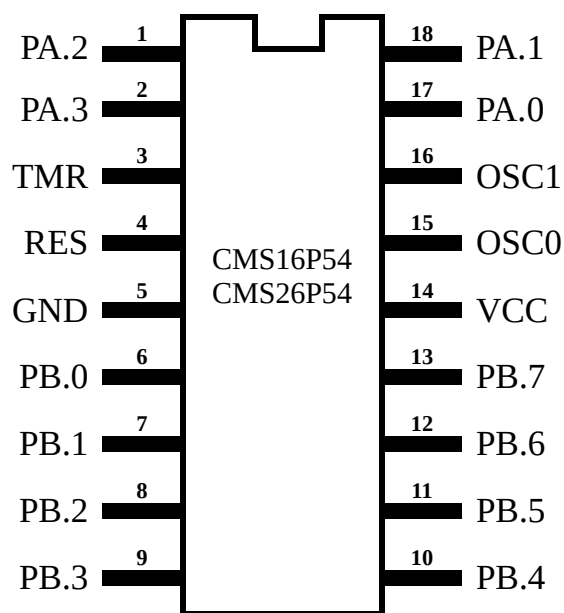
产品说明书

简介

CMS16P54是一颗高性价比的8位精简指令集单片机，它具有功耗低、I/O口使用灵活、可编程分频器、振荡类型选择等诸多特点。这款单片机可以广泛应用于工业控制和消费类产品等系统中。

特性

- | | |
|--------------------|-----------------|
| ■ 工作电压 | ■ 33 条精简指令 |
| Fsys=4M: 3.0V~5.5V | ■ 看门狗定时器 |
| Fsys=8M: 4.0V~5.5V | ■ 低压复位（LVR）功能 |
| ■ 12 个双向 I/O 口 | ■ 内置上电复位电路（POR） |
| ■ 25×8 数据存储器 RAM | ■ 高性能 RISC 指令集 |
| ■ 512×14 程序存储器 ROM | ■ 2 级硬件堆栈 |

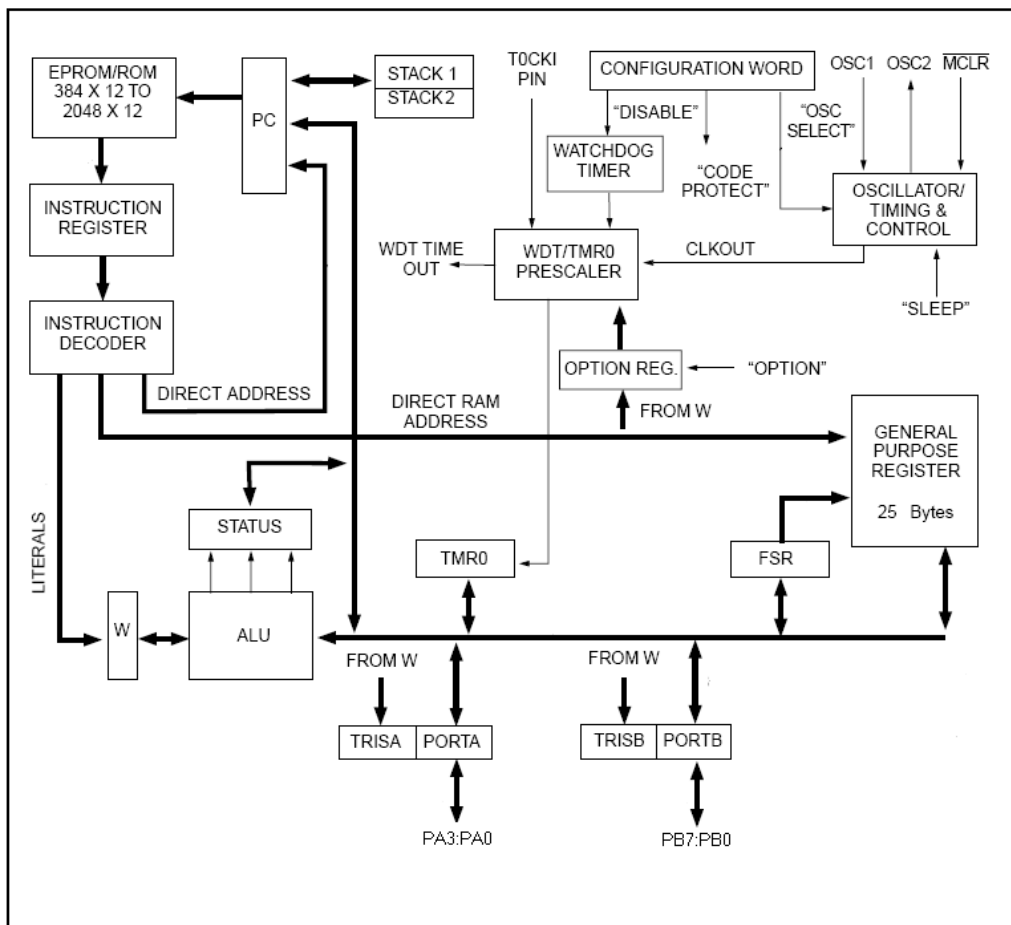


SOP18/DIP18

引脚说明

引脚名称	输入/输出	功能说明
PA3~PA0	I/O	4 位双向输入/输出口
PB7~PB0	I/O	8 位双向输入/输出口
TOCKI	I	TMR 计数器外部时钟沿
MCLR	I	斯密特触发复位输入，低电平有效
OSCI	I	振荡输入端
OSCO	O	振荡输出端
GND	--	电源地
VCC	--	电源正

方框图



极限参数

电源供应电压·····GND-0.3V—GND+6.0V	储存温度·····-50~125℃
端口输入电压·····GND-0.3V—VCC+0.3V	工作温度·····-40~85℃

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

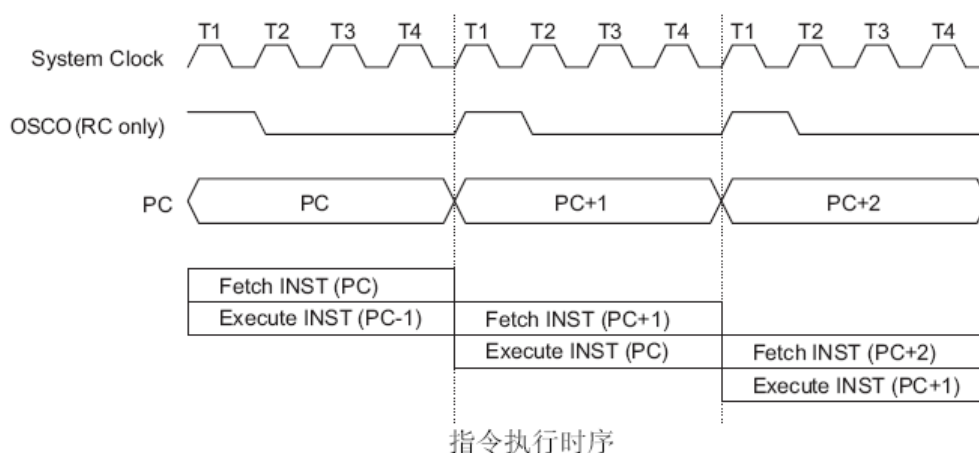
电气特性

符号	参数	测试条件 (T=25℃)		最小值	典型值	最大值	单位
		VCC	条件				
VCC1	工作电压 (RC振荡)	--	Fsys=4M	2.0	--	5.5	V
			Fsys=8M	3.5	--	5.5	V
VCC2	工作电压 (XT振荡)	--	Fsys=4M	3.0	--	5.5	V
			Fsys=8M	3.5	--	5.5	V
Iw1	工作电流 (RC振荡)	3V	无负载 fsys=4M	0.1	--	1	mA
		5V					
Iw2	工作电流 (XT振荡)	3V	无负载, fsys=4M	0.2	--	1	mA
		5V					
Iw3	工作电流	5V	无负载, fsys=8M	0.3	--	1	mA
Is1	静态电流 (看门狗关闭)	3V	无负载, 系统 SLEEP	0	--	10	uA
		5V		0	--	10	uA
Is2	静态电流 (看门狗打开)	3V	无负载, 系统 SLEEP	100	--	500	uA
		5V		100	--	500	uA
Vil	低电平输入电压	--	--	0V	--	0.3VCC	V
Vih	高电平输入电压	--	--	0.7VCC	--	VCC	V
Ioh	输入输出拉电流	3V	Voh=0.7VCC	--	--	5	mA
		5V		--	--	15	mA
Iol	输入输出灌电流	3V	Vol=0.3VCC	--	--	10	mA
		5V		--	--	20	mA

系统功能说明

指令执行时序

单片机的系统时钟由晶体振荡器或RC振荡器产生。该时钟在芯片内部被分成四个互不交叠的时钟周期，T1、T2、T3和T4。指令的读取和执行是以流水线方式进行的，PC指针在每个T1时刻自加1，在T4时刻从程序存储器中取出下一条指令并把它存放到指令寄存器中，在下一个指令周期T1~T4解码和执行上一条指令。这种方式在一个指令周期进行读取指令操作，而在下一个指令周期进行解码与执行该指令。因此，流水线方式使多数指令能在一个周期内执行完成。但如果涉及到的指令要改变程序计数器的值，就需要花两个指令周期来完成这一条指令。



程序存储器—ROM

程序存储器用来存放要执行的代码以及一些数据。CMS16P54 的 ROM 大小为 512×14 BIT。ROM 由程序计数器（PC）进行寻址，访问物理地址之外的单元会导致循环返回到有效地址空间。复位向量单元处的 NOP 指令会导致重新从单元 0000H 开始执行指令。CMS16P54 的复位向量地址为 01FFH。

程序计数器—PC

程序计数器（PC）控制程序存储器ROM中指令执行的顺序，它可寻址整个ROM的范围。取得指令码以后，程序计数器会自动加一，指向下一个指令码的地址。但如果执行跳转、条件跳转、向PCL赋值、子程序调用、初始化复位、子程序返

回等操作时，PC会载入与指令相关的地址而非下一条指令地址。

当遇到条件跳跃指令且符合条件时，当前指令执行过程中读取的下一条指令会被丢，弃取而代之的是一个空指令周期，随后才能取得正确的指令。反之，就会顺序执行下一条指令。

程序计数器的低8位（PCL）是一个可读写的寄存器。对PCL赋值将产生一个短跳转动作，跳转的范围为ROM的前256个地址。所以，子程序和表格只能放在ROM区间的前256个地址，反之，则不能访问。

当遇到控制转移指令时系统也会插入一个空指令周期。

模式	程序计数器								
	*8	*7	*6	*5	*4	*3	*2	*1	*0
系统复位	1	1	1	1	1	1	1	1	1
WDT溢出	1	1	1	1	1	1	1	1	1
条件转移	PC+2								
装载PCL	*8	@7	@6	@5	@4	@3	@2	@1	@0
子程序调用	*8	I7	I6	I5	I4	I3	I2	I1	I0
跳转	A8	A7	A6	A5	A4	A3	A2	A1	A0
子程序返回	S8	S7	S6	S5	S4	S3	S2	S1	S0

注：*8～*0：程序计数器位

S8～S0：堆栈寄存器位

I7～I0：子程序指令代码位

@8～@0：PCL位

A8～A0：指令代码位

堆栈寄存器—STACK

堆栈寄存器是特殊的存储器空间，当发生子程序调用时用来保存当前PC的值。CMS16P54共有2级堆栈，堆栈寄存器既不是数据存储器的一部分，也不是程序存储器的一部分，而且它既不能读出，也不能写入。堆栈的使用是通过堆栈指针SP来实现的，堆栈指针也不能读出或写入。当发生子程序调用时程序计数器PC的值会被压入堆栈；在子程序调用结束时（执行RET命令）堆栈将原先压入堆栈的内容弹出，重新装入程序计数器中。在系统复位后，堆栈指针会指向堆栈顶部。如果堆栈已满，并且发生了子程序调用，那么堆栈会发生溢出，首先进入堆栈

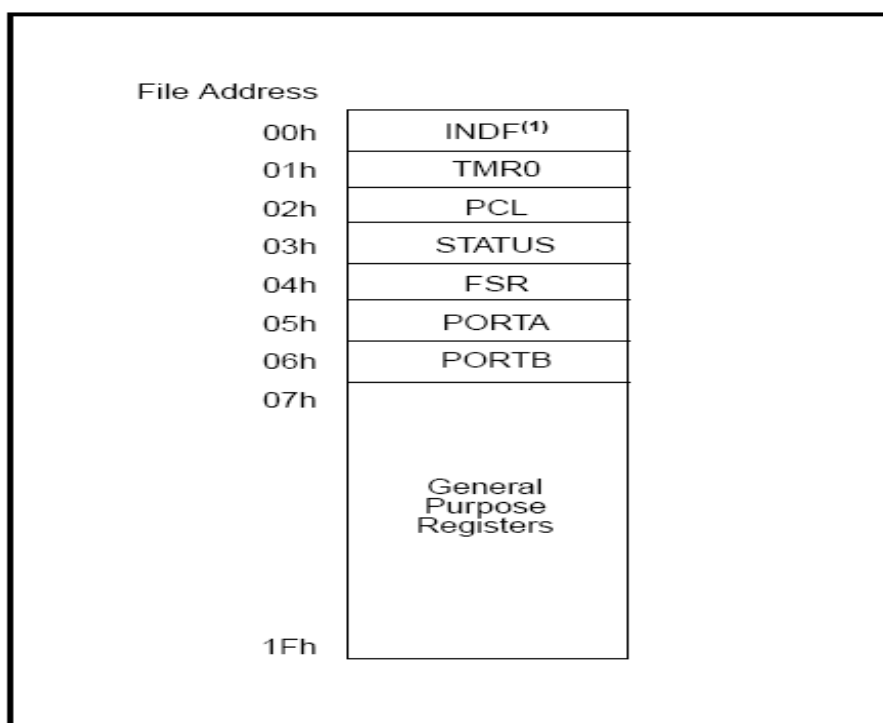
的内容将会丢失只有最后的8个返回地址会被保留。

数据存储器—RAM

RAM由25×8位组成，共分为两个功能区间：特殊功能寄存器和通用数据寄存器。数据存储器单元大都是可以读写的，但少数是只能读而不能写入的。除部分不能写操作的寄存器外，所有的寄存器都可以进行位操作。

特殊功能寄存器包括：INDF、TMR0、PCL、STATUS、FSR、PA和PB。

通用数据寄存器的地址范围为：07H~1FH



间接寻址寄存器—INDF

地址00H是间接寻址寄存器，并无实际的物理区存在，任何对00H的读、写操作都是访问由FSR所指向的RAM单元，间接写入此地址不会产生任何操作。

例如：间接清除RAM中的内容

```

;*****
;
;*****
;

```

CLR_RAM:

MOVLW 07H

MOVWF FSR

CLR_LOOP:

CLRF INDF

INCFSZ FSR,F

GOTO CLR_LOOP

```

;*****
;
;*****
;

```

状态寄存器—STATUS

8 位的状态寄存器 STATUS (03H)，由零标志位 (Z)、进位标志位 (C)、半字节进位标志位 (AC)、低功耗标志位 (PD)、和看门狗定时器溢出标志位 (TO) 组成。除了 PF 和 TF 标志外状态寄存器的其它位都可以用指令改变，任何对状态寄存器的写操作都不会改变 PD 和 TO 的值。所以当执行一条把状态寄存器作为目标寄存器的指令后，状态寄存器的结果可能和预想的不一样。例如，CLR FLAGS 将把高三位清零并将 Z 位置 1，这将把状态寄存器变为 000u u1uu (其中 u = 不变)。因此，建议仅使用 BCF、BSF 等指令来改变状态寄存器，因为这些指令不会影响状态寄存器中的 Z、AC 或 C 位。欲知其他影响状态位的指令，请参见“指令集综述”。

TF 标志位只受系统上电、看门狗溢出、CLR WDT 指令或 SLEEP 指令的影响；

PF 标志位只受系统上电、CLR WDT 指令或 SLEEP 指令的影响。标志位 Z、AC 和 C 反应的是最近一次操作的状态。

符号	位	功能
C	0	如果在加法运算中结果产生了进位或在减法运算中结果不产生借位，则 C 被置“1”，反之 C 被清“0”。它也可被循环移位指令影响。
AC	1	如果在加法运算中低 4 位产生了进位或减法运算中低 4 位不产生借位则 AC 被置“1”，反之 C 被清“0”。
Z	2	如果算术或逻辑运算的结果为零则 Z 被置“1”，反之 Z 被清“0”。
PO	3	如果系统上电或执行了 CLRWDT 指令 PF 被置“1”，执行 SLEEP 指令 PF 被清“0”。
TO	4	如果系统上电或执行了 CLRWDT 和 SLEEP 指令 TF 被置“1”，看门狗溢出

		时TF被清“0”。
--	5	未用，读出为“0”
--	6	未用，读出为“0”
--	7	未用，读出为“0”

状态寄存器

OPTION 寄存器

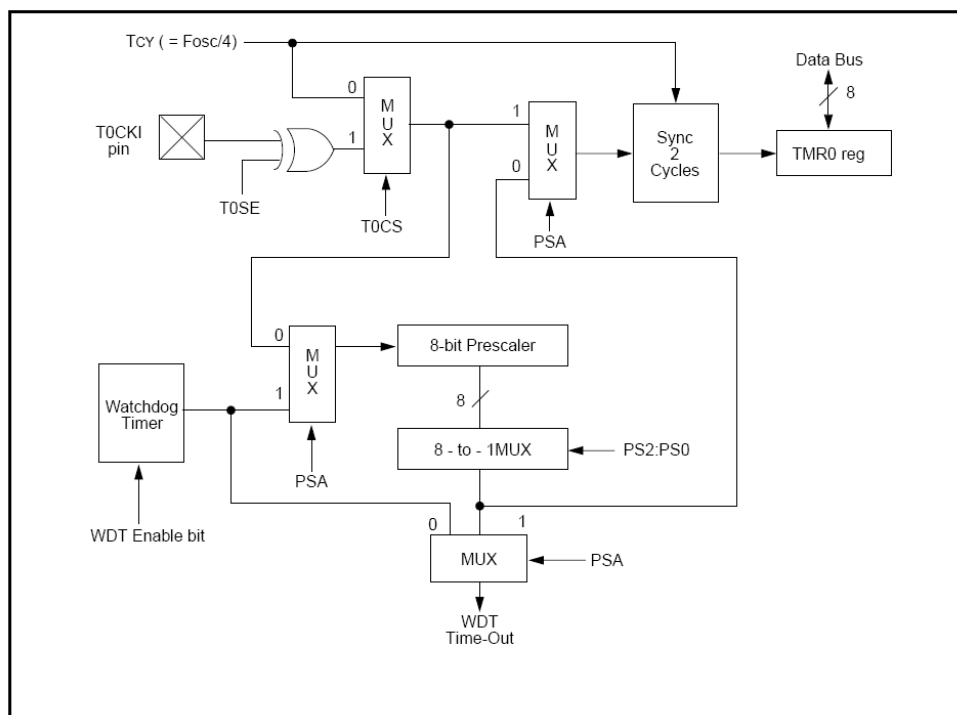
预分频寄存器（OPTION）包含各种用于配置 TMR/WDT 预分频比和 TMR 的控制位。通过执行 OPTION 指令可将累加寄存器 ACC 中的内容传送到预分频器。

寄存器	位	名称	功 能
OPTION (02H)	2~0	PS2~PS0	TMR/WDT 预分频比选择位
	3	PSA	预分频器分配位 0 = 预分频器分配给 TMR 1 = 预分频器分配给 WDT
	4	TOSE	TMR0触发方式选择位 0 = 上升沿作用 1 = 下降沿作用
	5	TOCS	TMR0 时钟源选择位 0 = 内部指令周期时钟（fosc/4）作为时钟源 1 = TOCKI 引脚上的信号作为时钟源
	6	--	未用，读出为“0”
	7	--	未用，读出为“0”

*复位时预分频器 OPTIOJN 的值为：XX111111

PS2~PS0 与分频比对应关系

PS[2:0]	000	001	010	011	100	101	110	111
WDT 分频比	1	2	4	8	16	32	64	128
TMR 分频比	2	4	8	16	32	64	128	256



预分频寄存器内部结构示意图

I/O PORT

和其他通用寄存器一样，I/O口寄存器也是可读写的。复位时各I/O口均为高阻态。当执行I/O口读操作（例如：MOVF PA, W），读入的数据为I/O口管腿的状态，而与I/O口的输入输出状态无关。

POARTA

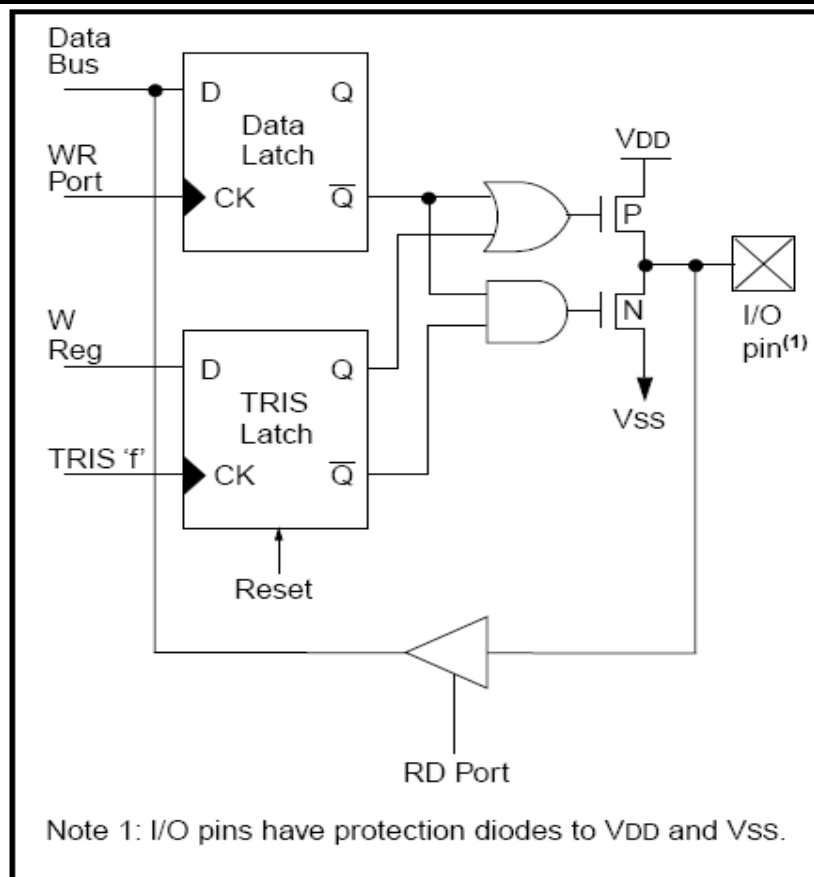
POARTA 是一个4位宽度的I/O口寄存器，低4位有效，高4位读出时为“0”。

POARTB

POARTB 是一个8位宽度的I/O口寄存器。

I/O控制寄存器

由执行“TRIS F”命令，把工作累加器ACC中的内容装载到对应的I/O控制寄存器中。若寄存器F中的位为“1”，则对应I/O口为高阻态，若寄存器F中的位为“0”，则对应I/O口为输出态。



单个I/O口等效电路图

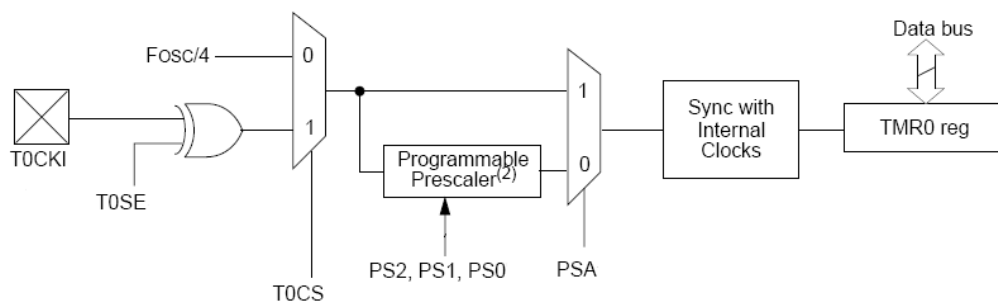
TMR0计数器

TMR0是一个可读写的8位数据宽度寄存器，它具有如下特点：

- (1)、8位定时/计数器寄存器，可读写
- (2)、8级软件可编程分频器
- (3)、内部/外部时钟源通道可选
- (4)、外部时钟通道模式沿触发可选

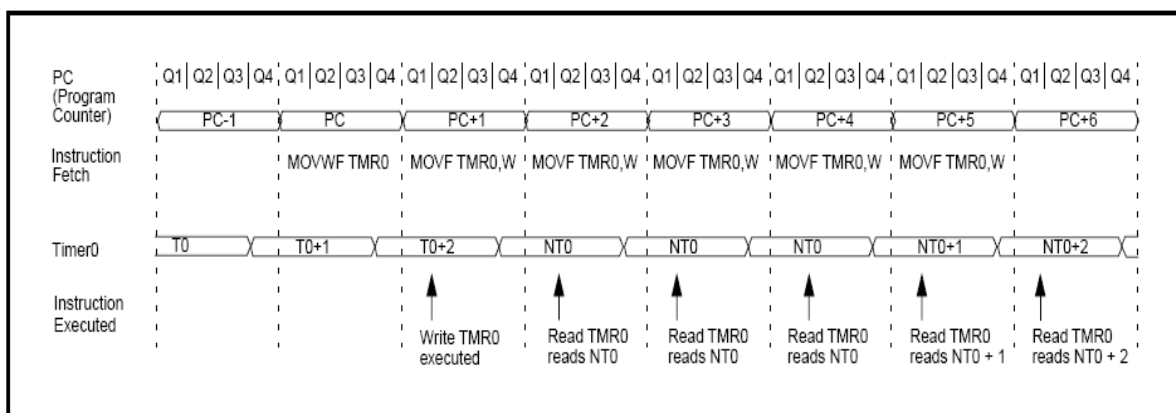
当“TOCS”位为0时（OPTION.5=0），TMR0为定时模式；“TOCS”位为1时（OPTION.5=1），TMR0为计数模式。在无分频比定时模式下，TMR0寄存器每个指令周期自加1，当对TMR0进行了写操作时，在接下来的两个指令周期内TMR0的值不会发生改变，用户编程时可对TMR0的值做一定修正，以抵消写入时的2个指令延时误差。计数模式时，根据OPTION.4位的状态决定，TMR0自加1是在TOCKI引脚的上升沿还是下降沿。OPTION.4=0时为上升沿触发，OPTION.4=1时为下降沿触发。

TMRO计数器的内部结构图如下所示:

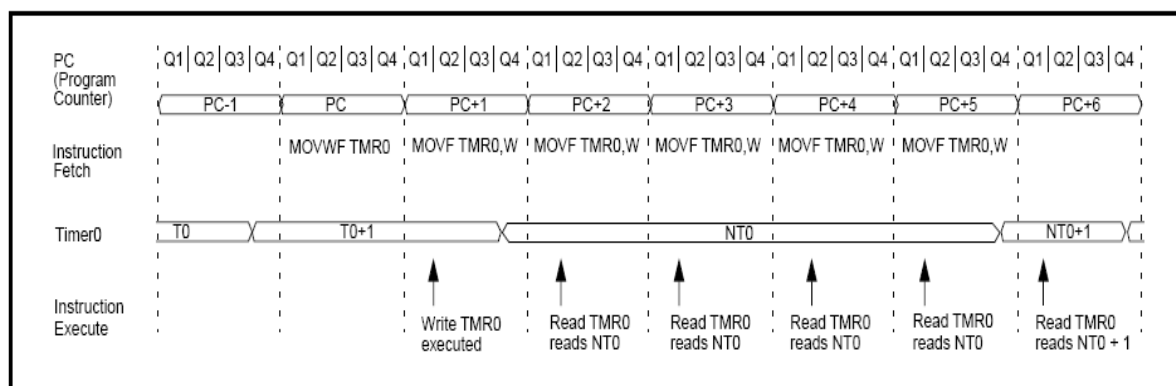


TMRO定时/计数器示意图

定时模式，fosc/4作为时钟源，无分频比情况下TMR0时序图



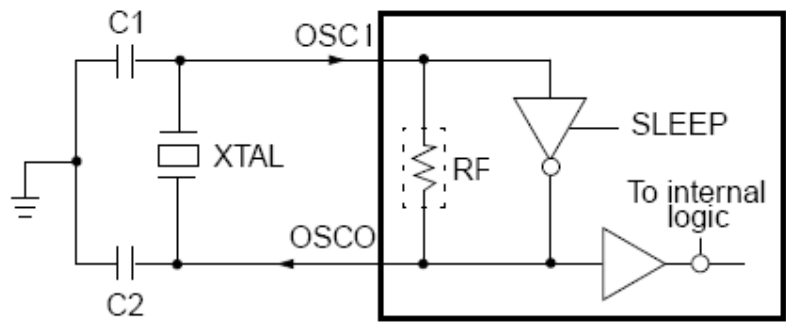
定时模式，fosc/4作为时钟源，1:2分频比情况下TMR0时序图



振荡电路

CMS16P54可以在RC和XT两种振荡模式下运行。振荡电路如下所示

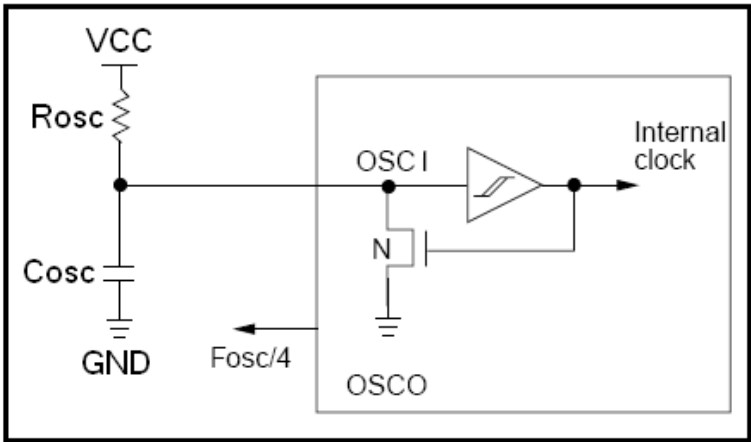
1、XT振荡模式



XT振荡电路
XTAL与负载电容（C1、C2）的取值对应表

XTAL	C1	C2
455K	47P~201P	47P~201P
2M	0P~47P	0P~47P
4M	0P~47P	0P~47P
8M	0P~47P	0P~47P

2、RC振荡模式

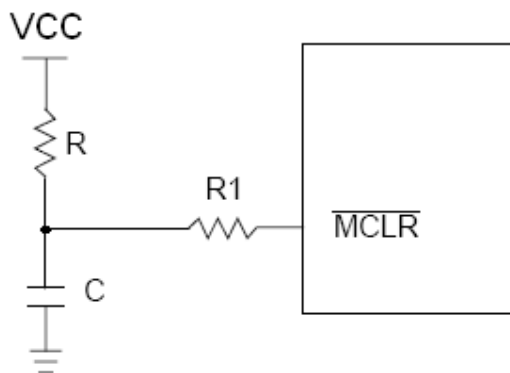


RC振荡频率与电阻、电容取值对应表

Rosc	Cosc	3V(fosc)	5V(fosc)
37k	0p	2.35MHz	2.0MHz
20k	10p	2.36MHz	2.0MHz
10k	33p	2.45MHz	2.0MHz
17k	0p	4.20MHz	4.0MHz
9.5k	10p	4.40MHz	4.0MHz
4.5k	33p	4.50MHz	4.0MHz
7.6k	0p	7.80MHz	8.0MHz
3.9k	10p	7.48MHz	8.1MHz
2.2k	22p	7.60MHz	7.9MHz

复位电路

当VCC上升速度比较缓慢时，推荐使用如下所示的外部复位电路。反之，MCLR以直接与VCC连接在一起。



指令一览表

Mnemonic, Operands	Description	Cycles	12-Bit Opcode			Status Affected	Notes
			MSb	LSb			
ADDWF f,d	Add W and f	1	0001	11df	ffff	C,DC,Z	1,2,4
ANDWF f,d	AND W with f	1	0001	01df	ffff	Z	2,4
CLRF f	Clear f	1	0000	011f	ffff	Z	4
CLRWF –	Clear W	1	0000	0100	0000	Z	
COMF f,d	Complement f	1	0010	01df	ffff	Z	
DECF f,d	Decrement f	1	0000	11df	ffff	Z	2,4
DECFSZ f,d	Decrement f, Skip if 0	1(2)	0010	11df	ffff	None	2,4
INCF f,d	Increment f	1	0010	10df	ffff	Z	2,4
INCFSZ f,d	Increment f, Skip if 0	1(2)	0011	11df	ffff	None	2,4
IORWF f,d	Inclusive OR W with f	1	0001	00df	ffff	Z	2,4
MOVF f,d	Move f	1	0010	00df	ffff	Z	2,4
MOVWF f	Move W to f	1	0000	001f	ffff	None	1,4
NOP –	No Operation	1	0000	0000	0000	None	
RLF f,d	Rotate left f through Carry	1	0011	01df	ffff	C	2,4
RRF f,d	Rotate right f through Carry	1	0011	00df	ffff	C	2,4
SUBWF f,d	Subtract W from f	1	0000	10df	ffff	C,DC,Z	1,2,4
SWAPF f,d	Swap f	1	0011	10df	ffff	None	2,4
XORWF f,d	Exclusive OR W with f	1	0001	10df	ffff	Z	2,4
BIT-ORIENTED FILE REGISTER OPERATIONS							
BCF f,b	Bit Clear f	1	0100	bbbf	ffff	None	2,4
BSF f,b	Bit Set f	1	0101	bbbf	ffff	None	2,4
BTFSC f,b	Bit Test f, Skip if Clear	1 (2)	0110	bbbf	ffff	None	
BTFSS f,b	Bit Test f, Skip if Set	1 (2)	0111	bbbf	ffff	None	
LITERAL AND CONTROL OPERATIONS							
ANDLW k	AND literal with W	1	1110	kkkk	kkkk	Z	
CALL k	Call subroutine	2	1001	kkkk	kkkk	None	1
CLRWDT k	Clear Watchdog Timer	1	0000	0000	0100	TO,PD	
GOTO k	Unconditional branch	2	101k	kkkk	kkkk	None	
IORLW k	Inclusive OR Literal with W	1	1101	kkkk	kkkk	Z	
MOVLW k	Move Literal to W	1	1100	kkkk	kkkk	None	
OPTION k	Load OPTION register	1	0000	0000	0010	None	
RETLW k	Return, place Literal in W	2	1000	kkkk	kkkk	None	
SLEEP –	Go into standby mode	1	0000	0000	0011	TO,PD	
TRIS f	Load TRIS register	1	0000	0000	0fff	None	3
XORLW k	Exclusive OR Literal to W	1	1111	kkkk	kkkk	Z	