

# 三洋半導体ニュース

No.N6322

12300

新

## LA6548D

モノリシックリニア集積回路  
CDプレーヤ用3.3VREG, RESET内蔵

### 4チャンネルブリッジ (BTL) ドライバ

LA6548Dは、3.3Vレギュレータ、リセット回路を内蔵した4チャンネルBTLドライバで、CDプレーヤに最適なICである。

www.DataSheet4U.com

機能・ブリッジ接続 (BTL) 4チャンネルパワーアンプ

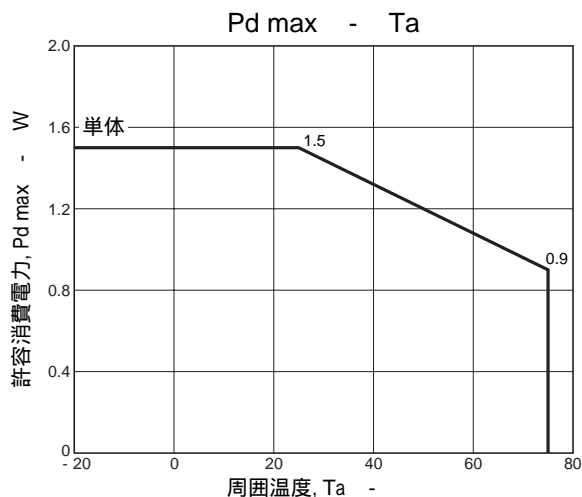
- ・  $I_{Omax}$  700mA
- ・ ミュート付き (全チャンネル出力に対して動作、ミュート: 「H」時出力ON)。
- ・ 3.3Vレギュレータ内蔵 (PNPトランジスタ外付け)
- ・ リセット回路内蔵 (外付けコンデンサでリセット出力遅延時間が設定可能)

最大定格 /  $T_a = 25$ 

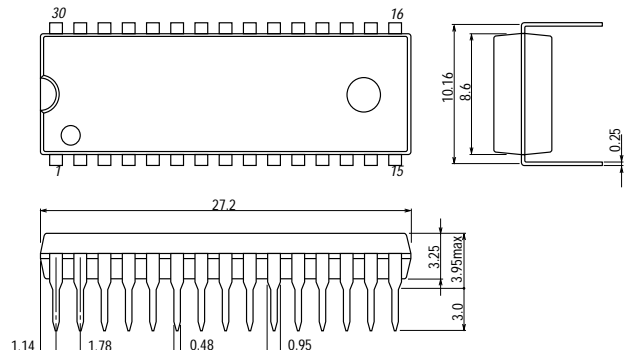
| 項目       | 記号            | 値            | 単位 |
|----------|---------------|--------------|----|
| 最大電源電圧   | $V_{CC\ max}$ | 14           | V  |
| 最大入力電圧   | $V_{INB}$     | 13           | V  |
| ミュート端子電圧 | $V_{MUTE}$    | 13           | V  |
| 許容消費電力   | $P_d\ max$    | 1.5          | W  |
| 動作周囲温度   | $T_{opr}$     | - 20 ~ + 75  |    |
| 保存周囲温度   | $T_{stg}$     | - 55 ~ + 150 |    |

動作条件 /  $T_a = 25$ 

| 項目           | 記号        | 値       | 単位      |
|--------------|-----------|---------|---------|
| 動作電圧         | $V_{CC}$  | 4 ~ 13  | V       |
| RESET出力ソース電流 | $I_{ORH}$ | 0 ~ 200 | $\mu A$ |
| RESET出力シンク電流 | $I_{ORL}$ | 0 ~ 2   | mA      |



外形図 3196  
(unit: mm)



SANYO : DIP-30SD-LF

- 本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっていません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。
- 本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

電氣的特性 / Ta = 25 , VCC = 6V, VREF = 1.65V

|                   |         |                        | min  | typ       | max  | unit |
|-------------------|---------|------------------------|------|-----------|------|------|
| [全体]              |         |                        |      |           |      |      |
| 無負荷消費電流1          | ICC-ON  | 全CH出力ON, MUTE : 「H」    |      | 20        | 40   | mA   |
| 無負荷消費電流2          | ICC-OFF | 全CH出力OFF, MUTE : 「L」   |      | 15        | 35   | mA   |
| 出力オフセット電圧         | VOFF    | 各CH                    | - 50 |           | + 50 | mV   |
| BUFFER入力電圧範囲      | VBIN    | VREF BUFFER AMP入力範囲    | 1.5  | VCC - 1.5 |      | V    |
| 出力電圧 (出力間)        | VO      | RL = 8 1               | 2.6  | 3.0       |      | V    |
| 閉回路電圧利得           | VG      | 入出力ゲイン                 |      | 9         |      | dB   |
| スルーレート            | SR      |                        |      | 0.15      |      | V/μs |
| MUTE ON電圧         | VMUTE   | 2                      |      | 1.2       |      | V    |
| [電源部] (2SB632K使用) |         |                        |      |           |      |      |
| 出力電圧              | VOUT1   | IO = 200mA             | 3.13 | 3.3       | 3.47 | V    |
| ラインレギュレーション       | VOLN1   | 4V VCC 12V             |      | 40        | 100  | mV   |
| ロードレギュレーション       | VOID1   | 5mA IO 200mA           |      | 50        | 150  | mV   |
| [リセット部]           |         |                        |      |           |      |      |
| 「H」リセット出力電圧       | VORH    | IORH = 200μA, Cd端子オープン | 3.08 | 3.25      | 3.42 | V    |
| 「L」リセット出力電圧       | VORL    | ISRL = 2mA, Cd-GND間 短絡 |      | 100       | 200  | mV   |
| リセットスレッシュホールド電圧   | VRT     | 3                      | 2.58 | 2.75      | 2.92 | V    |
| ヒステリシス電圧          | VHYS    | 4                      | 40   | 80        | 160  | mV   |
| 出力遅延時間            | TD      | Cd = 0.1μF             |      | 10        |      | ms   |

1 : 各CHにおいて、出力間に8 負荷を付けた場合の出力間電圧差。

2 : 出力がON/OFFするときのMUTE電圧。

MUTE : 「H」 のとき全出力 : ON, MUTE : 「L」 のとき全CH : OFF。

3 : リセットが「L」 になるときの3.3Vレギュレータ電圧。

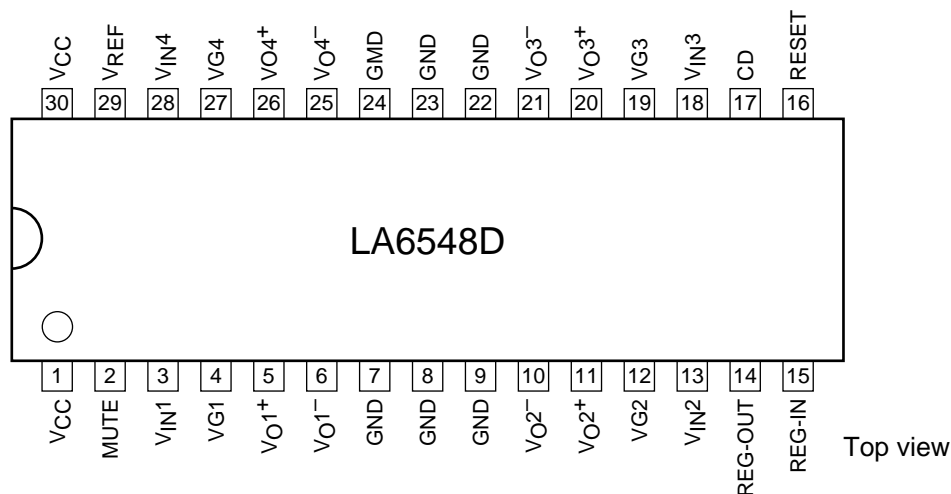
4 : リセットが「L」 になるときと「H」 になるときの3.3Vレギュレータの電圧差。

端子機能表

| 端子番号 | 端子名              | 機能説明                            |
|------|------------------|---------------------------------|
| 1    | VCC              | 電源 (30ピンとショート)                  |
| 2    | MUTE             | 全CH出力のON/OFF                    |
| 3    | VIN1             | CH1入力端子                         |
| 4    | VG1              | CH1入力端子 (ゲイン調整用)                |
| 5    | VO1 <sup>+</sup> | CH1出力端子 (非反転側)                  |
| 6    | VO1 <sup>-</sup> | CH1出力端子 (反転側)                   |
| 7    | GND              | GND端子                           |
| 8    | GND              | GND端子                           |
| 9    | GND              | GND端子                           |
| 10   | VO2 <sup>-</sup> | CH2出力端子 (反転側)                   |
| 11   | VO2 <sup>+</sup> | CH2出力端子 (非反転側)                  |
| 12   | VG2              | CH2入力端子 (ゲイン調整用)                |
| 13   | VIN2             | CH2入力端子                         |
| 14   | REG-OUT          | 外付けPNPトランジスタのコレクタを接続。3.3VREG出力。 |
| 15   | REG-IN           | 外付けPNPトランジスタのベースを接続。            |
| 16   | RESET            | リセット出力                          |
| 17   | CD               | リセット出力 遅延時間設定 (コンデンサ外付け)        |
| 18   | VIN3             | CH3入力端子                         |
| 19   | VG3              | CH3入力端子 (ゲイン調整用)                |
| 20   | VO3 <sup>+</sup> | CH3出力端子 (非反転側)                  |
| 21   | VO3 <sup>-</sup> | CH3出力端子 (反転側)                   |
| 22   | GND              | GND端子                           |
| 23   | GND              | GND端子                           |
| 24   | GND              | GND端子                           |
| 25   | VO4 <sup>-</sup> | CH4出力端子 (反転側)                   |
| 26   | VO4 <sup>+</sup> | CH4出力端子 (非反転側)                  |
| 27   | VG4              | CH4入力端子 (ゲイン調整用)                |
| 28   | VIN4             | CH4入力端子                         |
| 29   | VREF             | 基準電圧印加                          |
| 30   | VCC              | 電源 (1ピンとショート)                   |

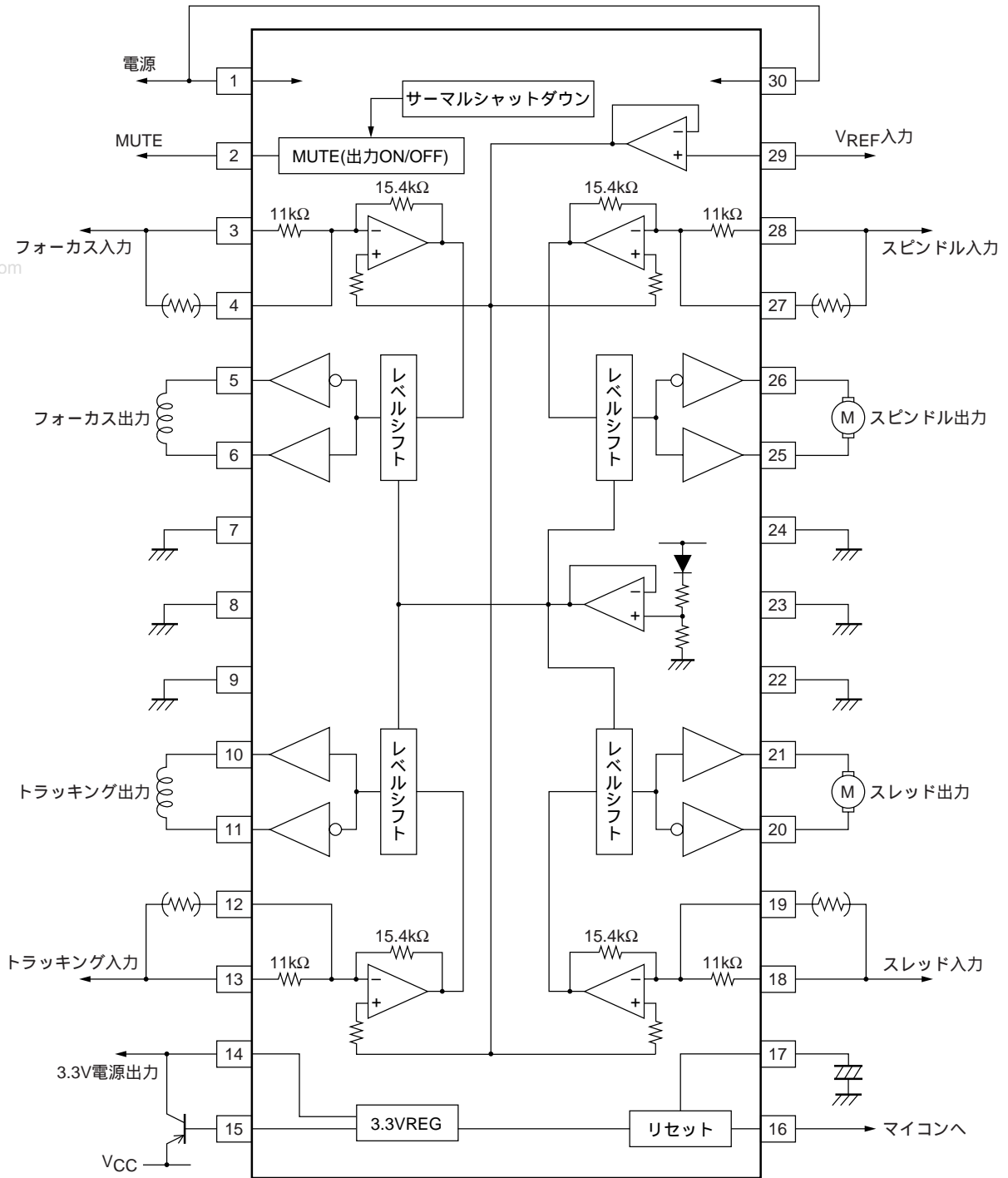
GNDは、7～9ピン、22～24ピンの各端子にとり、最低電位とすること。

ピン配置図



A12884

応用回路例 および 内部ブロック図



A12785

端子説明

| 端子番号                                       | 端子名称   | 端子名  | 等価回路図 | 説明                           |
|--|--|------|-------|------------------------------|
| 3<br>13<br>18<br>28<br>4<br>12<br>19<br>27 | VIN1<br>VIN2<br>VIN3<br>VIN4<br>VG1<br>VG2<br>VG3<br>VG4     | 入力   |       | 各入力端子                        |
| 5<br>6<br>11<br>10<br>20<br>21<br>26<br>25 | VO1+<br>VO1-<br>VO2+<br>VO2-<br>VO3+<br>VO3-<br>VO4+<br>VO4- | 出力   |       | 各出力端子                        |
| 2  | MUTE   | MUTE |       | 出力のON/OFF<br>全CHに対し動作<br>する。 |

真理値表

| 入力 | MUTE | CH1  |      | CH2  |      | CH3  |      | CH4  |      |
|----|------|------|------|------|------|------|------|------|------|
|    |      | VO1+ | VO1- | VO2+ | VO2- | VO3+ | VO3- | VO4+ | VO4- |
| H  | H    | H    | L    | L    | H    | H    | L    | L    | H    |
|    | L    | -    | -    | -    | -    | -    | -    | -    | -    |
| L  | H    | L    | H    | H    | L    | L    | H    | H    | L    |
|    | L    | -    | -    | -    | -    | -    | -    | -    | -    |

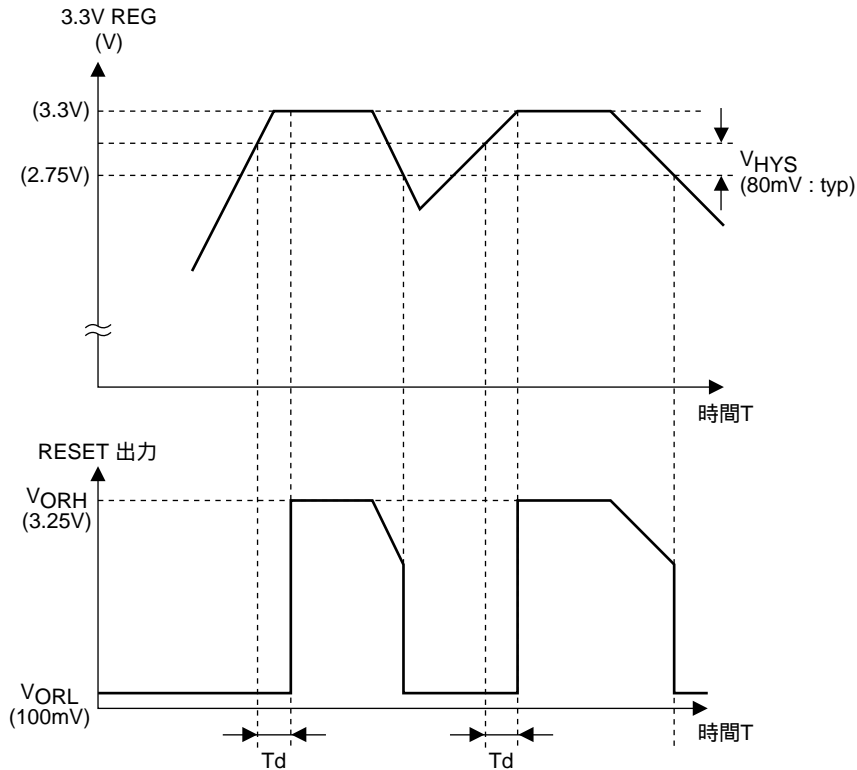
- 印は、ハイインピーダンス

ゲイン設定について

ゲインの設定については、ブロック図を参照して設定すること。各VG端子を使ってゲインを設定する場合、内部抵抗と外部抵抗の温度特性の差により、トータルのゲインは若干の温度特性を持つ。

各VIN端子を使用してゲインを設定すること。

## リセット動作



A12789

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替および外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。