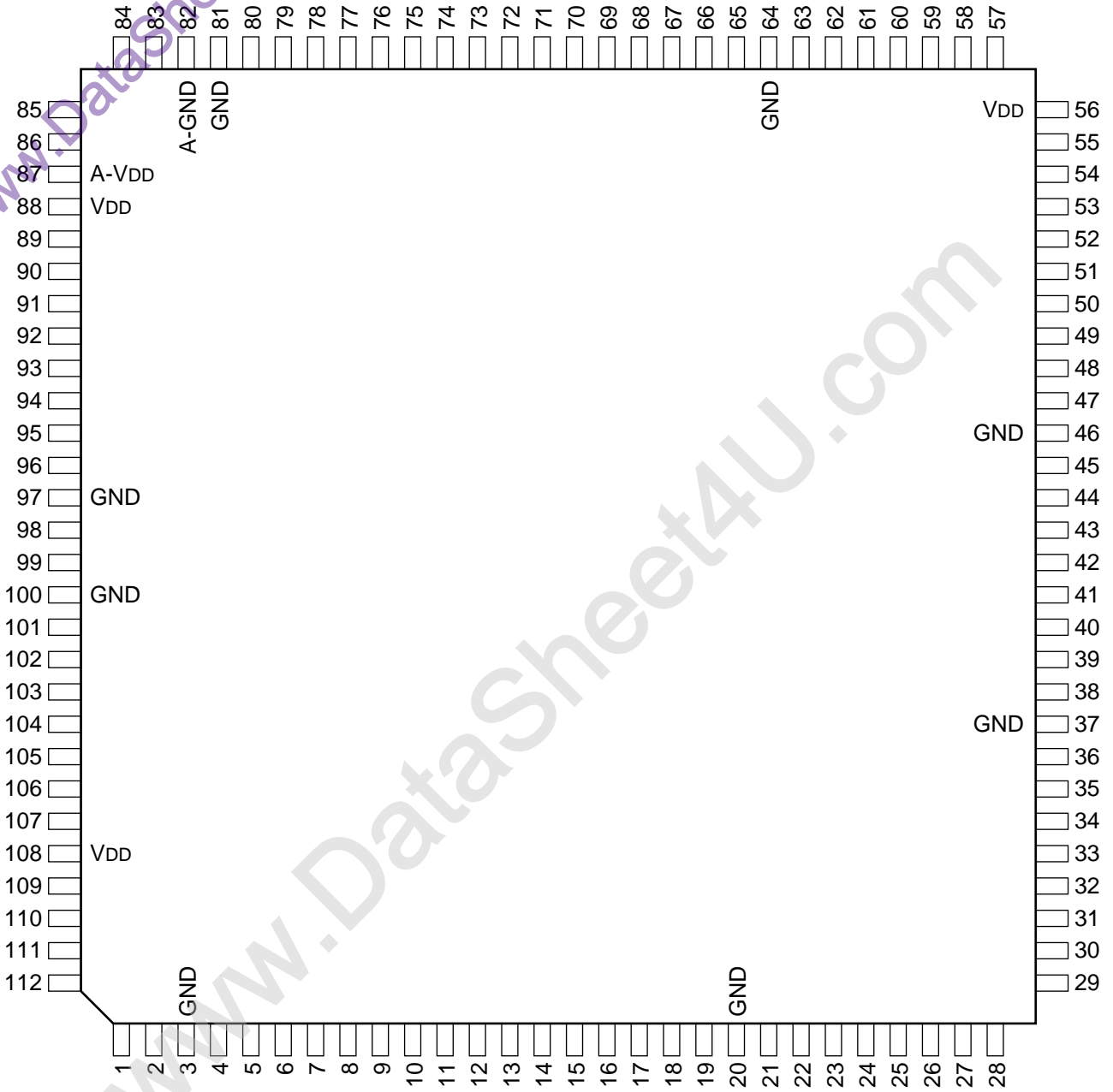


C-MOS 16-BIT MICROCOMPUTER UNIT

—TOP VIEW—



PIN NO.	EXPANSION MINIMUM MODE				EXPANSION MAXIMUM MODE			
	MODE 1		MODE 2		MODE 3		MODE 4	
	I/O	SIGNAL	I/O	SIGNAL	I/O	SIGNAL	I/O	SIGNAL
1	I/O	RES	I/O	RES	I/O	RES	I/O	RES
2	I	NMI	I	NMI	I	NMI	I	NMI
3	—	GND	—	GND	—	GND	—	GND
4	I/O	P10	I/O	D0	I/O	P10	I/O	D0
5	I/O	P11	I/O	D1	I/O	P11	I/O	D1
6	I/O	P12	I/O	D2	I/O	P12	I/O	D2
7	I/O	P13	I/O	D3	I/O	P13	I/O	D3
8	I/O	P14	I/O	D4	I/O	P14	I/O	D4
9	I/O	P15	I/O	D5	I/O	P15	I/O	D5
10	I/O	P16	I/O	D6	I/O	P16	I/O	D6
11	I/O	P17	I/O	D7	I/O	P17	I/O	D7
12	I/O	D8	I/O	D8	I/O	D8	I/O	D8
13	I/O	D9	I/O	D9	I/O	D9	I/O	D9
14	I/O	D10	I/O	D10	I/O	D10	I/O	D10
15	I/O	D11	I/O	D11	I/O	D11	I/O	D11
16	I/O	D12	I/O	D12	I/O	D12	I/O	D12
17	I/O	D13	I/O	D13	I/O	D13	I/O	D13
18	I/O	D14	I/O	D14	I/O	D14	I/O	D14
19	I/O	D15	I/O	D15	I/O	D15	I/O	D15
20	—	GND	—	GND	—	GND	—	GND
21	O	A0	O	A0	O	A0	O	A0
22	O	A1	O	A1	O	A1	O	A1
23	O	A2	O	A2	O	A2	O	A2
24	O	A3	O	A3	O	A3	O	A3
25	O	A4	O	A4	O	A4	O	A4
26	O	A5	O	A5	O	A5	O	A5
27	O	A6	O	A6	O	A6	O	A6
28	O	A7	O	A7	O	A7	O	A7
29	O	A8	O	A8	O	A8	O	A8
30	O	A9	O	A9	O	A9	O	A9
31	O	A10	O	A10	O	A10	O	A10
32	O	A11	O	A11	O	A11	O	A11
33	O	A12	O	A12	O	A12	O	A12
34	O	A13	O	A13	O	A13	O	A13
35	O	A14	O	A14	O	A14	O	A14
36	O	A15	O	A15	O	A15	O	A15
37	—	GND	—	GND	—	GND	—	GND
38	I/O	P20	I/O	P20	O	A16	O	P20
39	I/O	P21	I/O	P21	O	A17	O	P21
40	I/O	P22	I/O	P22	O	A18	O	P22

PIN NO.	EXPANSION MINIMUM MODE				EXPANSION MAXIMUM MODE			
	MODE 1		MODE 2		MODE 3		MODE 4	
	I/O	SIGNAL	I/O	SIGNAL	I/O	SIGNAL	I/O	SIGNAL
41	I/O	P23	I/O	P23	O	A19	O	A19
42	I/O	P24	I/O	P24	O	A20	O	A20
43	I/O	P25	I/O	P25	O	A21	O	A21
44	I/O	P26	I/O	P26	O	A22	O	A22
45	I/O	P27	I/O	P27	O	A23	O	A23
46	—	GND	—	GND	—	GND	—	GND
47	I/O	P30 / $\overline{\text{WAIT}}$	I/O	P30 / $\overline{\text{WAIT}}$	I/O	P30 / $\overline{\text{WAIT}}$	I/O	P30 / $\overline{\text{WAIT}}$
48	I/O	P31 / $\overline{\text{BACK}}$	I/O	P31 / $\overline{\text{BACK}}$	I/O	P31 / $\overline{\text{BACK}}$	I/O	P31 / $\overline{\text{BACK}}$
49	I/O	P32 / $\overline{\text{BREQ}}$	I/O	P32 / $\overline{\text{BREQ}}$	I/O	P32 / $\overline{\text{BREQ}}$	I/O	P32 / $\overline{\text{BREQ}}$
50	I/O	P33	I/O	P33	I/O	P33	I/O	P33
51	I/O	P34	I/O	P34	I/O	P34	I/O	P34
52	I/O	P35	I/O	P35	I/O	P35	I/O	P35
53	I/O	P36	I/O	P36	I/O	P36	I/O	P36
54	I/O	P37	I/O	P37	I/O	P37	I/O	P37
55	—	VDD	—	VDD	—	VDD	—	VDD
56	I/O	P40 / $\overline{\text{ADTRG}}$	I/O	P40 / $\overline{\text{ADTRG}}$	I/O	P40 / $\overline{\text{ADTRG}}$	I/O	P40 / $\overline{\text{ADTRG}}$
57	I/O	P41 / $\overline{\text{TMCI}}$	I/O	P41 / $\overline{\text{TMCI}}$	I/O	P41 / $\overline{\text{TMCI}}$	I/O	P41 / $\overline{\text{TMCI}}$
58	I/O	P42 / $\overline{\text{TMRI}}$	I/O	P42 / $\overline{\text{TMRI}}$	I/O	P42 / $\overline{\text{TMRI}}$	I/O	P42 / $\overline{\text{TMRI}}$
59	I/O	P43 / $\overline{\text{TMO}}$	I/O	P43 / $\overline{\text{TMO}}$	I/O	P43 / $\overline{\text{TMO}}$	I/O	P43 / $\overline{\text{TMO}}$
60	I/O	P44 / $\overline{\text{FTI1}}$	I/O	P44 / $\overline{\text{FTI1}}$	I/O	P44 / $\overline{\text{FTI1}}$	I/O	P44 / $\overline{\text{FTI1}}$
61	I/O	P45 / $\overline{\text{FTCI1}}$	I/O	P45 / $\overline{\text{FTCI1}}$	I/O	P45 / $\overline{\text{FTCI1}}$	I/O	P45 / $\overline{\text{FTCI1}}$
62	I/O	P46 / $\overline{\text{FTI2}}$	I/O	P46 / $\overline{\text{FTI2}}$	I/O	P46 / $\overline{\text{FTI2}}$	I/O	P46 / $\overline{\text{FTI2}}$
63	I/O	P47 / $\overline{\text{FTCI2}}$	I/O	P47 / $\overline{\text{FTCI2}}$	I/O	P47 / $\overline{\text{FTCI2}}$	I/O	P47 / $\overline{\text{FTCI2}}$
64	—	GND	—	GND	—	GND	—	GND
65	I/O	P50 / $\overline{\text{FTOA1}}$	I/O	P50 / $\overline{\text{FTOA1}}$	I/O	P50 / $\overline{\text{FTOA1}}$	I/O	P50 / $\overline{\text{FTOA1}}$
66	I/O	P51 / $\overline{\text{FTOB1}}$	I/O	P51 / $\overline{\text{FTOB1}}$	I/O	P51 / $\overline{\text{FTOB1}}$	I/O	P51 / $\overline{\text{FTOB1}}$
67	I/O	P52 / $\overline{\text{FTOA2}}$	I/O	P52 / $\overline{\text{FTOA2}}$	I/O	P52 / $\overline{\text{FTOA2}}$	I/O	P52 / $\overline{\text{FTOA2}}$
68	I/O	P53 / $\overline{\text{FTOB2}}$	I/O	P53 / $\overline{\text{FTOB2}}$	I/O	P53 / $\overline{\text{FTOB2}}$	I/O	P53 / $\overline{\text{FTOB2}}$
69	I/O	P54	I/O	P54	I/O	P54	I/O	P54
70	I/O	P55	I/O	P55	I/O	P55	I/O	P55
71	I/O	P56	I/O	P56	I/O	P56	I/O	P56
72	I/O	P57	I/O	P57	I/O	P57	I/O	P57
73	I/O	P60	I/O	P60	I/O	P60	I/O	P60
74	I/O	P61	I/O	P61	I/O	P61	I/O	P61
75	I/O	P62	I/O	P62	I/O	P62	I/O	P62
76	I/O	P63	I/O	P63	I/O	P63	I/O	P63
77	I/O	P64	I/O	P64	I/O	P64	I/O	P64
78	I/O	P65	I/O	P65	I/O	P65	I/O	P65
79	I/O	P66	I/O	P66	I/O	P66	I/O	P66
80	I/O	P67	I/O	P67	I/O	P67	I/O	P67

PIN NO.	EXPANSION MINIMUM MODE				EXPANSION MAXIMUM MODE			
	MODE 1		MODE 2		MODE 3		MODE 4	
	I/O	SIGNAL	I/O	SIGNAL	I/O	SIGNAL	I/O	SIGNAL
81	—	GND	—	GND	—	GND	—	GND
82	—	A-GND	—	A-GND	—	A-GND	—	A-GND
83	I	P70 / AN0	I	P70 / AN0	I	P70 / AN0	I	P70 / AN0
84	I	P71 / AN1	I	P71 / AN1	I	P71 / AN1	I	P71 / AN1
85	I	P72 / AN2	I	P72 / AN2	I	P72 / AN2	I	P72 / AN2
86	I	P73 / AN3	I	P73 / AN3	I	P73 / AN3	I	P73 / AN3
87	—	A-VDD	—	A-VDD	—	A-VDD	—	A-VDD
88	—	VDD	—	VDD	—	VDD	—	VDD
89	I/O	P80 / $\overline{\text{IRQ0}}$	I/O	P80 / $\overline{\text{IRQ0}}$	I/O	P80 / $\overline{\text{IRQ0}}$	I/O	P80 / $\overline{\text{IRQ0}}$
90	I/O	P81 / $\overline{\text{IRQ1}}$	I/O	P81 / $\overline{\text{IRQ1}}$	I/O	P81 / $\overline{\text{IRQ1}}$	I/O	P81 / $\overline{\text{IRQ1}}$
91	I/O	P82 / $\overline{\text{IRQ2}}$ / SCK1	I/O	P82 / $\overline{\text{IRQ2}}$ / SCK1	I/O	P82 / $\overline{\text{IRQ2}}$ / SCK1	I/O	P82 / $\overline{\text{IRQ2}}$ / SCK1
92	I/O	P83 / $\overline{\text{IRQ3}}$ / SCK2	I/O	P83 / $\overline{\text{IRQ3}}$ / SCK2	I/O	P83 / $\overline{\text{IRQ3}}$ / SCK2	I/O	P83 / $\overline{\text{IRQ3}}$ / SCK2
93	I/O	P84 / RXD1	I/O	P84 / RXD1	I/O	P84 / RXD1	I/O	P84 / RXD1
94	I/O	P85 / TXD1	I/O	P85 / TXD1	I/O	P85 / TXD1	I/O	P85 / TXD1
95	I/O	P86 / RXD2	I/O	P86 / RXD2	I/O	P86 / RXD2	I/O	P86 / RXD2
96	I/O	P87 / TXD2	I/O	P87 / TXD2	I/O	P87 / TXD2	I/O	P87 / TXD2
97	—	GND	—	GND	—	GND	—	GND
98	I	EXTAL	I	EXTAL	I	EXTAL	I	EXTAL
99	I	XTAL	I	XTAL	I	XTAL	I	XTAL
100	—	GND	—	GND	—	GND	—	GND
101	O	\emptyset	O	\emptyset	O	\emptyset	O	\emptyset
102	O	E	O	E	O	E	O	E
103	O	$\overline{\text{AS}}$	O	$\overline{\text{AS}}$	O	$\overline{\text{AS}}$	O	$\overline{\text{AS}}$
104	O	$\overline{\text{RD}}$	O	$\overline{\text{RD}}$	O	$\overline{\text{RD}}$	O	$\overline{\text{RD}}$
105	O	$\overline{\text{HWR}}$	O	$\overline{\text{HWR}}$	O	$\overline{\text{HWR}}$	O	$\overline{\text{HWR}}$
106	O	$\overline{\text{LWR}}$	O	$\overline{\text{LWR}}$	O	$\overline{\text{LWR}}$	O	$\overline{\text{LWR}}$
107	O	$\overline{\text{RFSH}}$	O	$\overline{\text{RFSH}}$	O	$\overline{\text{RFSH}}$	O	$\overline{\text{RFSH}}$
108	—	VDD	—	VDD	—	VDD	—	VDD
109	I	MD0	I	MD0	I	MD0	I	MD0
110	I	MD1	I	MD1	I	MD1	I	MD1
111	I	MD2	I	MD2	I	MD2	I	MD2
112	I	$\overline{\text{STBY}}$	I	$\overline{\text{STBY}}$	I	$\overline{\text{STBY}}$	I	$\overline{\text{STBY}}$

12	D8	WAIT/P30	47
13	D9	BACK/P31	48
14	D10	BREQ/P32	49
15	D11	P33	50
16	D12	P34	51
17	D13	P35	52
18	D14	P36	53
19	D15	P37	54
4	P10/D0	ADTRG/P40	56
5	P11/D1	TMC1/P41	57
6	P12/D2	TMR1/P42	58
7	P13/D3	TMO/P43	59
8	P14/D4	FTI1/P44	60
9	P15/D5	FTCI1/P45	61
10	P16/D6	FTI2/P46	62
11	P17/D7	FTCI2/P47	63
38	P20/A16	FTOA1/P50	65
39	P21/A17	FTOB1/P51	66
40	P22/A18	FTOA2/P52	67
41	P23/A19	FTOB2/P53	68
42	P24/A20	P54	69
43	P25/A21	P55	70
44	P26/A22	P56	71
45	P27/A23	P57	72
21	A0	P60	73
22	A1	P61	74
23	A2	P62	75
24	A3	P63	76
25	A4	P64	77
26	A5	P65	78
27	A6	P66	79
28	A7	P67	80
29	A8		
30	A9	AN0/P70	83
31	A10	AN1/P71	84
32	A11	AN2/P72	85
33	A12	AN3/P73	86
34	A13		
35	A14	TRQ0/P80	89
36	A15	TRQ1/P81	90
109	MD0	SCK1/TRQ2/P82	91
110	MD1	SCK2/TRQ3/P83	92
111	MD2	RXD1/P84	93
		TXD1/P85	94
		RXD2/P86	95
		TXD2/P87	96
98	EXTAL		
99	XTAL		
101	∅		
102	E		
	RES		
	STBY		
	NMI		
	AS		
	RD		
	HWR		
	LWR		
	RFSH		

INPUT

- ADTRG ; EXTERNAL TRIGGER
- AN0 - AN3 ; ANALOG
- BREQ ; BUS RIGHT REQUEST
- EXTAL ; CRYSTAL OSCILLATOR
- FTI1, FTI2 ; FREE RUNNING TIMER INPUT CAPTURE (CH1, CH2)
- FTCI1, FTCI2 ; FREE RUNNING TIMER COUNTER CLOCK (CH1, CH2)
- IRQ0 - IRQ3 ; INTERRUPT REQUEST
- MD0 - MD2 ; MODE SET UP
- NMI ; NON-MASKABLE INTERRUPT
- P70 - P73 ; PORT 7
- RXD1, RXD2 ; RECEIVE DATA (CH1, CH2)
- STBY ; STANDBY
- TMC1 ; 8-BIT TIMER CLOCK
- TMR1 ; 8-BIT TIMER COUNTER RESET
- WAIT ; WAIT
- XTAL ; CRYSTAL OSCILLATOR

OUTPUT

- A0 - A23 ; ADDRESS BUS
- AS ; ADDRESS STROBE
- BACK ; BUS RIGHT REQUEST ACKNOWLEDGE
- E ; ENABLE CLOCK
- FTOA1, FTOA2 ; FREE RUNNING TIMER OUTPUT COMPARE A (CH1, CH2)
- FTOB1, FTOB2 ; FREE RUNNING TIMER OUTPUT COMPARE B (CH1, CH2)
- HWR ; HIGH WRITE
- LWR ; LOW WRITE
- RD ; READ
- RFSH ; REFRESH CYCLE
- TMO ; 8-BIT TIMER
- TXD1, TXD2 ; TRANSMISSION DATA (CH1, CH2)
- ∅ ; SYSTEM CLOCK

INPUT/OUTPUT

- D0 - D15 ; DATA BUS
- P10 - P17 ; PORT 1
- P20 - P27 ; PORT 2
- P30 - P37 ; PORT 3
- P40 - P47 ; PORT 4
- P50 - P57 ; PORT 5
- P60 - P67 ; PORT 6
- P80 - P87 ; PORT 8
- RES ; RESET
- SCK1, SCK2 ; SERIAL CLOCK (CH1, CH2)

INPUTS			OPERATION MODE	CONTENTS
MD2	MD1	MD0		
0	0	1	MODE 1	EXTENSION MINIMUM MODE (8BIT BUS)
0	1	0	MODE 2	EXTENSION MINIMUM MODE (16BIT BUS)
0	1	1	MODE 3	EXTENSION MAXIMUM MODE (8BIT BUS)
1	0	0	MODE 4	EXTENSION MAXIMUM MODE (16BIT BUS)
1	0	1	MODE 5	SINGLE CHIP MODE
1	1	0	MODE 6	
1	1	1	MODE 7	

