

2.0 A ピーク出力電流 IGBTゲートドライブ用フォトカプラ

HCPL-3120
HCNW3120

特 長

2.0A (Min.)出力ピーク電流
15kV/ μ s (Min.) 同相除去雑音(CMR) @ $V_{CM}=1500V$
0.5V (Max.) ローレベル出力電圧 (V_{OL})
ブートストラップ可能 ($I_{CC} : 5mA(Max.)$)
ヒステリシス付き UVLO(Under Voltage Lock Out)機能
広範囲 V_{CC} レンジ : 15 ~ 30V
スイッチング速度 500ns (Max.)
産業機器に合わせた温度範囲スペック - 40 ~ 100
2種類のパッケージ
HCPL-3120 8ピン標準 DIP パッケージ
HCNW3120 8ピン 400mil ワイドボディパッケージ
UL 規格承認(File NO. E55361)
 $V_{ISO} = 2500V_{rms}$, 1分間(HCPL-3120)
= 5000V $_{rms}$, 1分間(HCNW3120)
CSA 規格承認(File CA88324)
VDE0884 承認
 $V_{IORM} = 630V_{peak}$ (HCPL-3120#060)
= 1414V $_{peak}$ (HCNW3120)

応 用

絶縁 IGBT/MOSFET ゲートドライブ
AC、ブラシレス DC モータドライブ
産業インバータ
スイッチング電源 (SMPS)

真理値表(UVLO 機能)

LED	$V_{CC} - V_{EE}$ " Positive Going " (i.e., Turn-On)	$V_{CC} - V_{EE}$ " Negative-Going " (i.e., Turn-Off)	V_O
OFF	0 - 30 V	0 - 30 V	LOW
ON	0 - 11 V	0 - 9.5 V	LOW
ON	11 - 13.5 V	9.5 - 12 V	TRANSITION
ON	13.5 - 30 V	12 - 30 V	HIGH

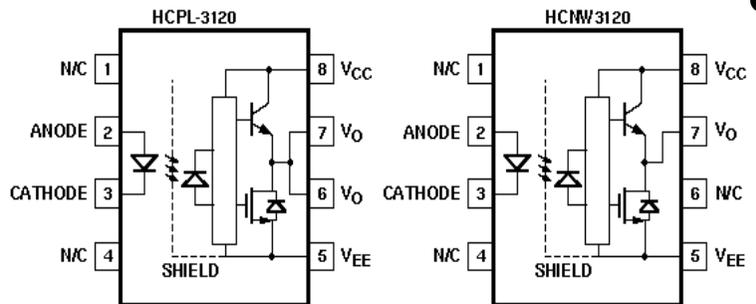
0.1 μ F バイパスキャパシタを PIN 5 と PIN 8 の間に接続します。

取扱い上の注意：製品を取り扱う際には、静電気放電による破壊、機能低下を防ぐため、一般的な静電気対策をとる必要があります。別途の製品取扱注意事項を必ずお読み下さい。

概 説

HCPL-3120 は GaAsP LED, HCNW3120 は AlGaAs とこれと光学的に結合された出力ステージを持つ IC から構成されています。このフォトカプラはモータコントロールインバータで使用されるパワー IGBT と MOSFET の駆動に使用されます。出力段の広い動作電圧範囲は、ゲートをコントロールするデバイスが必要な駆動電圧に適合します。HCPL-3120 は 1200V/100A クラスの IGBT を直接駆動できます。更に大電力の IGBT を駆動する際はディスクリートで作られた駆動回路を介して駆動します。

内部回路図



発注方法

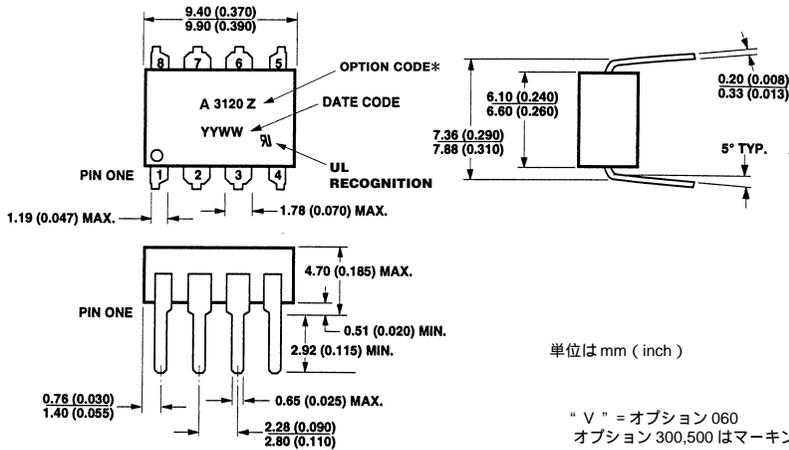
例

HCPL-3120 #XXX

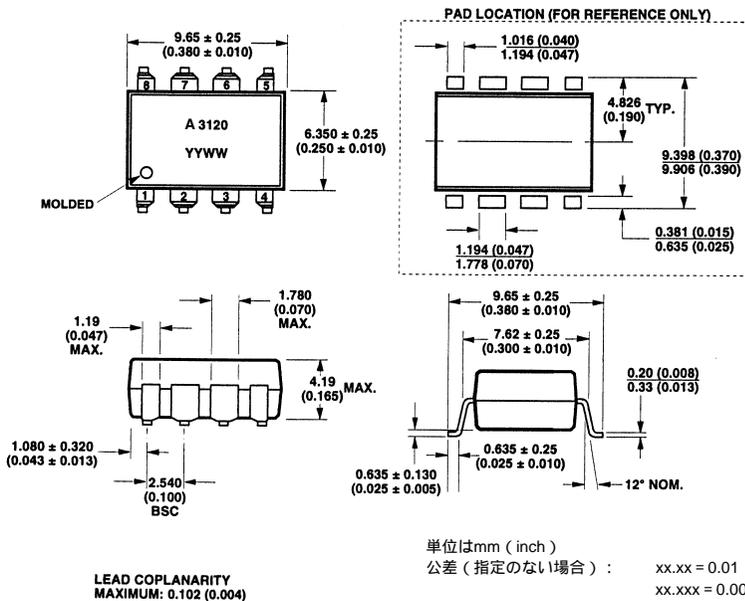
- オプションなし = 50 個単位チューブ(HCPL-3120)
42 個単位チューブ(HCNW3120)
- 060 = VDE884 オプション(HCPL-3120 のみ, HCNW3120 は標準)
- 300 = ガルウイングリードオプション, 50 個単位チューブ(HCPL-3120)
42 個単位チューブ(HCNW3120)
- 500 = テープ&リールオプション, 1000 個単位リール(HCPL-3120)
750 個単位リール(HCNW3120)

パッケージ寸法図

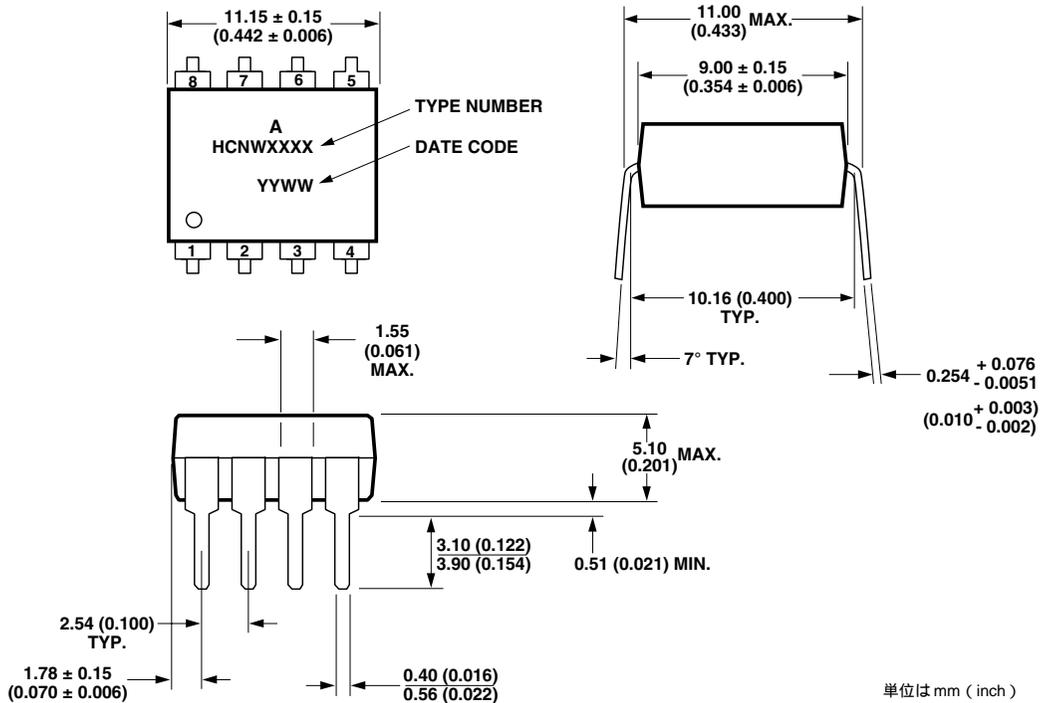
標準8ピンDIPパッケージ(HCPL-3120)



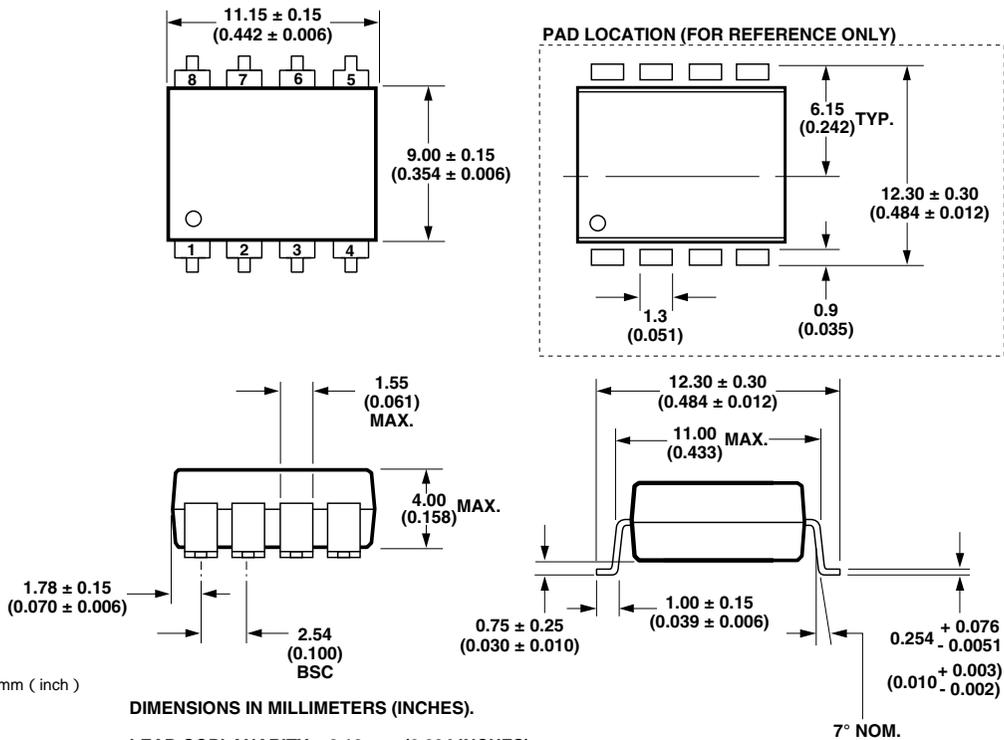
標準8ピンDIPパッケージガルウイングオプション / #300(HCPL-3120)



400mil ワイドボディパッケージ (HCNW3120)



400mil ワイドボディパッケージ, ガルウイングリード, オプション / # 300 (HCNW3120)



絶縁関連規格

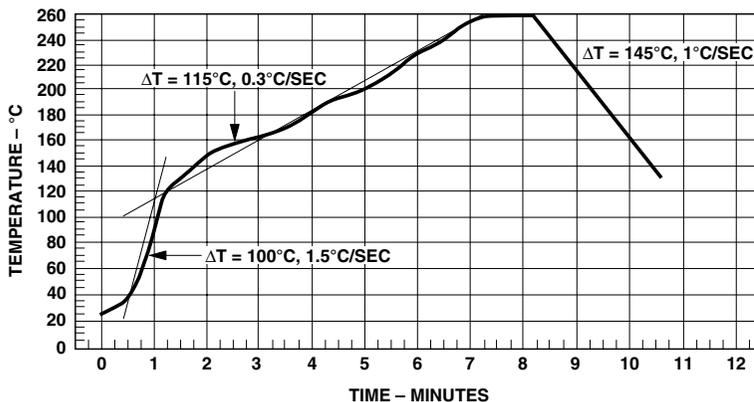
項目	記号	HCPL-3120	HCNW3120	単位	条件
最小外部空間距離 (クリアランス)	L(101)	7.1	10	mm	入力端子と出力端子間で測定
最小外部沿面距離 (クリーパージ)	L(102)	7.4	9.6	mm	入力端子と出力端子間で測定
最小内部空間距離 (クリアランス)		0.08	1.0	mm	導体間の絶縁距離
沿面抵抗	CTI	200	200	Volts	DIN IEC 112/VDE 0303 Part 1
Isolation Group		IIIa	IIIa		材料グループは DIN VDE 0110, 1/89, Table 1

オプション 300 - サーフেসマウントは CECC 00802 によるクラス A

絶対最大定格

項目	記号	Min.	Max.	単位	注
保存温度	T _S	- 55	125		
動作温度	T _A	- 40	100		
平均入力電流	I _{F(AVG)}		25	mA	1
ピークトランジェント入力電流 (< 1 μs パルス幅, 300 pps)	I _{F(TRAN)}		1.0	A	
逆入力電圧	HCPL-3120	V _R	5	Volts	
	HCNW3120		3		
入力電流, 立ち上がり / 下り時間	t _{r(IN)} / t _{f(IN)}		500	ns	
“ハイ” ピーク出力電流	I _{OH(PEAK)}		2.5	A	2
“ロー” ピーク出力電流	I _{OL(PEAK)}		2.5	A	2
電源電圧	(V _{CC} - V _{EE})	0	35	Volts	
出力電圧	V _O	0	V _{CC}	Volts	
出力消費電力	P _O		250	mW	3
トータル消費電力	P _T		295	mW	4
リード半田付け温度	HCPL-3120	260 , 10 秒, リードの細くなる場所より 1.6 mm 下			
	HCNW3120	260 , 10 秒, デバイスの底面より下方のリード部			
最大リフロー半田付け温度プロファイル	下図参照				

最大リフロー半田付け温度プロファイル



MAXIMUM SOLDER REFLOW THERMAL PROFILE

(NOTE: USE OF NON-CHLORINE ACTIVATED FLUXES IS RECOMMENDED.)

推奨動作条件

項目	記号	Min.	Max.	単位
電源電圧	$(V_{CC} - V_{EE})$	15	30	Volts
入力電流 (ON)	HCPL-3120	7	16	mA
	HCNW3120	10		
入力電圧 (OFF)	$V_{F(OFF)}$	- 3.0	0.8	V
動作温度	T_A	- 40	100	

電気的特性 (DC)

(特に指定のない限り推奨動作条件下, $V_{EE} = GND$)

項目	記号	型名	Min.	Typ.*	Max.	単位	テスト条件	図	注
ハイレベル出力電流	I_{OH}		0.5	1.5		A	$V_O = (V_{CC} - 4 V)$	2, 3,	5
			2.0				$V_O = (V_{CC} - 15 V)$		
ローレベル出力電流	I_{OL}		0.5	2.0		A	$V_O = (V_{EE} + 2.5 V)$	5, 6	5
			2.0				$V_O = (V_{EE} + 15 V)$		
ハイレベル出力電圧	V_{OH}		$(V_{CC} - 4)$	$(V_{CC} - 3)$		V	$I_O = - 100 mA$	1, 3 19	6, 7
ローレベル出力電圧	V_{OL}			0.1	0.5	V	$I_O = 100 mA$	4, 6 20	
ハイレベル供給電流	I_{CCH}			2.0	5.0	mA	Output Open, $I_F = 7$ to $16 mA$	7, 8	
ローレベル供給電流	I_{CCL}			2.0	5.0	mA	Output Open, $V_F = - 3.0$ to $+ 0.8 V$		
スレッシュホールド 入力電流 (ロー ハイ)	I_{FLH}	HCPL-3120		2.3	5.0	mA	$I_O = 0 mA,$ $V_O > 5 V$	9, 15, 21	
		HCNW3120		2.3	8.0				
スレッシュホールド 入力電圧 (ハイ ロー)	V_{FHL}		0.8			V			
入力順電圧	V_F	HCPL-3120	1.2	1.5	1.8	V	$I_F = 10 mA$		
		HCNW3120		1.6	1.95				
順電圧の温度係数	V_F / T_A	HCPL-3120		- 1.6		mV/	$I_F = 10 mA$		
		HCNW3120		- 1.3					
入力逆破壊電圧	BV_R	HCPL-3120	5			V	$I_R = 10 \mu A$		
		HCNW3120	3				$I_R = 100 \mu A$		
入力容量	C_{IN}	HCPL-3120		60		pF	$f = 1 MHz, V_F = 0 V$		
		HCNW3120		70					
UVLO	V_{UVLO+}		11.0	12.3	13.5	V	$V_O > 5 V,$ $I_F = 10 mA$	22, 36	
スレッシュホールド	V_{UVLO-}		9.5	10.7	12.0				
UVLO ヒステリシス	$UVLO_{HYS}$			1.6		V			

*特に指定のない限り全てのTyp.値は $T_A = 25$, $V_{CC} - V_{EE} = 30 V$

スイッチング特性 (AC)

(特に指定のない限り推奨動作条件下, $V_{EE}=GND$)

項目	記号	Min.	Typ.*	Max.	単位	テスト条件	図	注	
伝達遅延時間 (出力 "L" "H")	t_{PLH}	0.10	0.30	0.50	μs	$R_g = 10 \Omega$, $C_g = 10 \text{ nF}$, $f = 10 \text{ kHz}$, Duty Cycle = 50%	10, 11, 12, 13, 14, 23	14	
伝達遅延時間 (出力 "H" "L")	t_{PHL}	0.10	0.30	0.50	μs				
パルス幅ひずみ	PWD			0.3	μs				15
2 部品間の 伝達遅延時間差	PDD ($t_{PHL} - t_{PLH}$)	- 0.35		0.35	μs			34,35	10
立ち上がり時間	t_r		0.1		μs			23	
立ち下がり時間	t_f		0.1		μs				
UVLO (On) 遅れ	$t_{UVLO\ ON}$		0.8		μs	$V_O > 5 \text{ V}$, $I_F = 10 \text{ mA}$	22		
UVLO (Off) 遅れ	$t_{UVLO\ OFF}$		0.6		μs	$V_O < 5 \text{ V}$, $I_F = 10 \text{ mA}$			
瞬時同相除去電圧 (出力 "H")	$ CM_H $	15	30		$kV/\mu s$	$T_A = 25 \text{ }^\circ\text{C}$, $I_F = 10 \text{ to } 16 \text{ mA}$, $V_{CM} = 1500 \text{ V}$, $V_{CC} = 30 \text{ V}$	24	11, 12	
瞬時同相除去電圧 (出力 "L")	$ CM_L $	15	30		$kV/\mu s$	$T_A = 25 \text{ }^\circ\text{C}$, $V_{CM} = 1500 \text{ V}$, $V_F = 0 \text{ V}$, $V_{CC} = 30 \text{ V}$		11, 13	

パッケージ特性

項目	記号	型名	Min.	Typ.*	Max.	単位	テスト条件	図	注	
入力 - 出力間 瞬時耐圧**	V_{ISO}	HCPL-3120	2500			Vrms	$RH < 50\%$, $t = 1 \text{ min.}$, $T_A = 25$		8, 9	
		HCNW3120	5000							
抵抗 (入力 - 出力間)	$R_{I/O}$	HCPL-3120		10^{12}			$V_{I/O} = 500 \text{ V}_{DC}$		9	
		HCNW3120	10^{12}	10^{13}						$T_A = 25$
			10^{11}							$T_A = 100$
容量 (入力 - 出力間)	$C_{I/O}$	HCPL-3120		0.6		pF	$f = 1 \text{ MHz}$			
HCNW3120		0.5	0.6							
LED - ケース間 温度抵抗	θ_{LC}			467		/W	Thermocoupler located at center underside of package	28		
LED - ディテクタ間 温度抵抗	θ_{LD}			442						
ディテクタ - ケース間 温度抵抗	θ_{DC}			126						

* 特に指定のない限り全ての Typ. 値は $T_A = 25 \text{ }^\circ\text{C}$, $V_{CC} - V_{EE} = 30 \text{ V}$

** 入力 - 出力間瞬時耐圧は入力 - 出力間連続電圧ではない絶縁電圧です。連続電圧は機器レベルの安全スペックを参照なさるか、Agilent アプリケーションノート 1074 の " オプトカプラ入力 - 出力耐電圧 " を参照ください。

注:

1. 70 以上の場合 0.3mA/ で減少
2. 最大パルス幅 10 μ s かつ最大デューティサイクル 0.2% でのピーク値です。
3. 70 以上の場合 4.8mW/ で減少
4. 70 以上の場合 5.4mW/ で減少。最大 LED ジャンクション温度は 125 を越えてはならない。
5. 最大パルス幅 = 50 μ s, 最大デューティサイクル = 0.5%
6. このテストでは V_{OH} は DC 負荷電流で測定されています。
7. 最大パルス幅 = 1ms, 最大デューティサイクル = 20%
8. UL1577 による 3000Vrms, 1 秒間の電圧 (HCPL-3120), 6000Vrms, 1 秒間の電圧 (HCNW3120) でテストしています。
($I_{i.o} < 5\mu A$) このテストでは VDE0884 絶縁特性表に示されるように部分放電試験 (method "b") の全数検査の前に行われます。

9. ピン 1, 2, 3, 4 をそれぞれ接続し、またピン 5, 6, 7, 8 を接続し 2 端子の部品とみなしてテストします。
10. 同じテスト条件下 (温度等) における複数の製品間での t_{PHL} , t_{PLH} のバラツキをスベック。
11. 1 ピンと 4 ピンは LED コモンに接続してください。
12. ハイ状態の瞬間同相除去電圧は出力がハイの状態 (すなわち $V_o > 15V$) を維持できる dV_{CM}/dt の最大値です。
13. ロー状態の瞬間同相除去電圧は出力がローの状態 (すなわち $V_o < 1.0V$) を維持できる dV_{CM}/dt の最大値です。
14. この負荷条件は 1200V/75A の IGBT の負荷と同等です。
15. パルス幅歪み (PWD) は $|t_{PHL}-t_{PLH}|$ として定義されます。

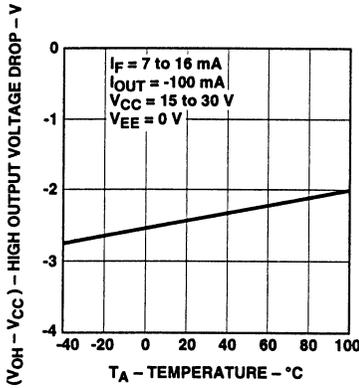


図1. V_{OH} - 温度特性

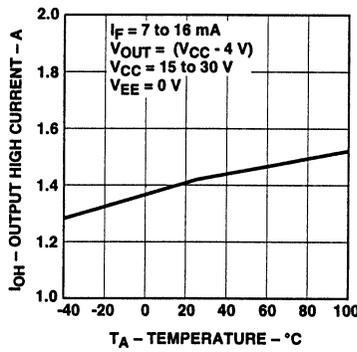


図2. I_{OH} - 温度特性

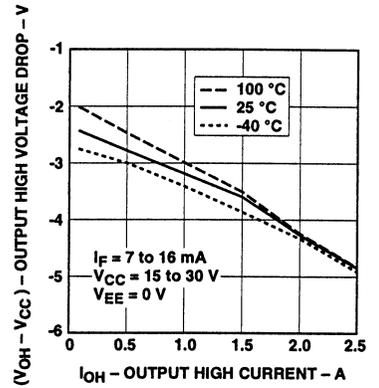


図3. V_{OH} - I_{OH} 特性

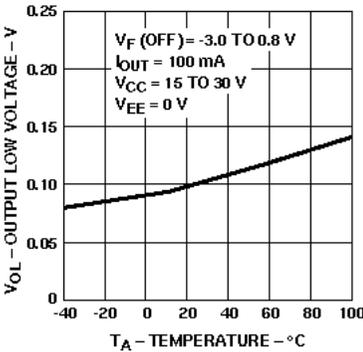


図4. V_{OL} - 温度特性

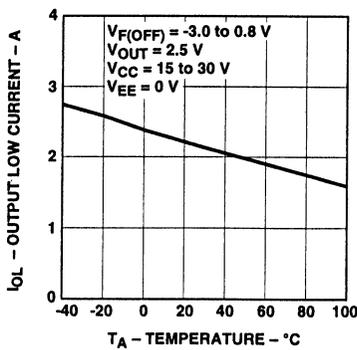


図5. I_{OL} - 温度特性

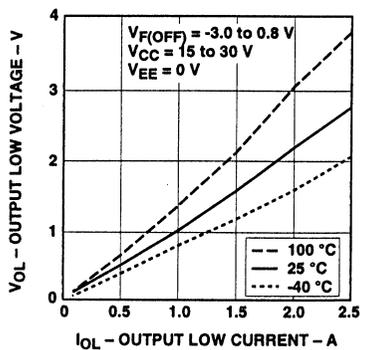


図6. V_{OL} - I_{OL} 特性

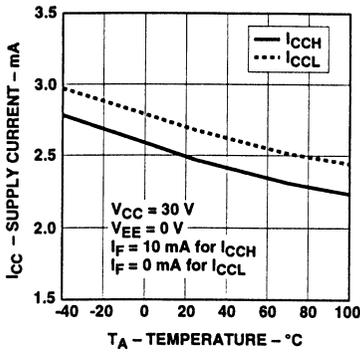


図7. I_{CC} - 温度特性

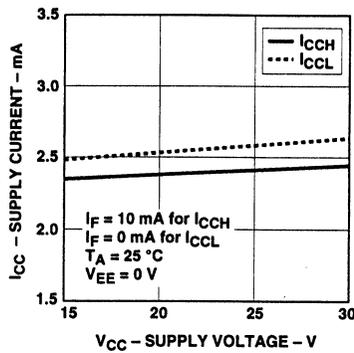


図8. I_{CC} - V_{CC} 特性

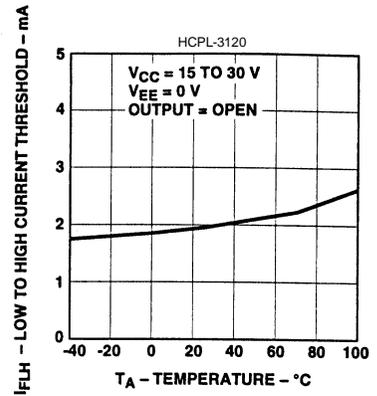


図9. I_{FLH} - 温度特性

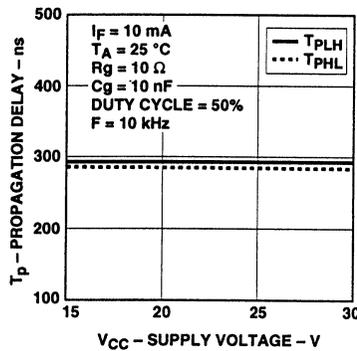


図10. 伝達遅延 - V_{CC} 特性

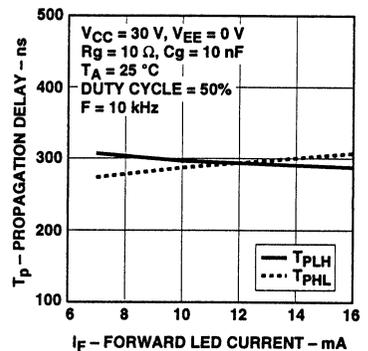


図11. 伝達遅延 - I_F 特性

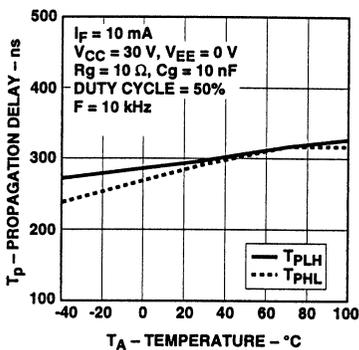


図12. 伝達遅延 - 温度特性

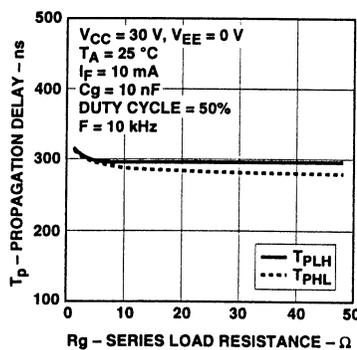


図13. 伝達遅延 - R_g 特性

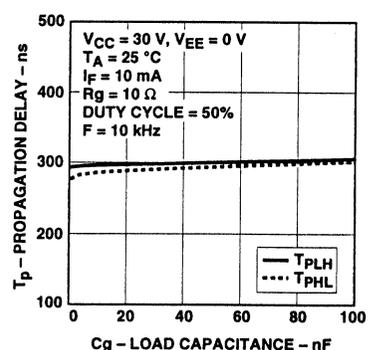


図14. 伝達遅延 - C_g 特性

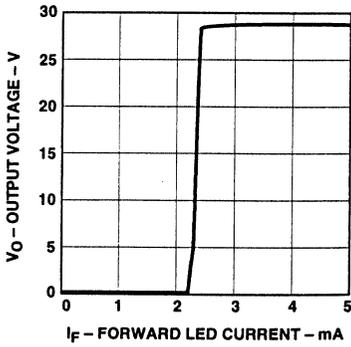


图15. I_F - V_O 伝達特性

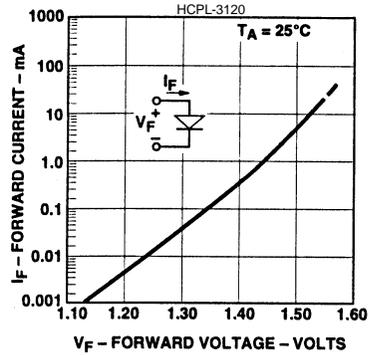


图16. I_F - V_F 特性

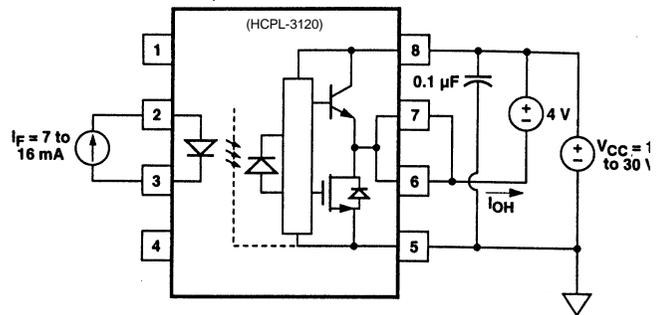


图17. I_{OH} 試験回路

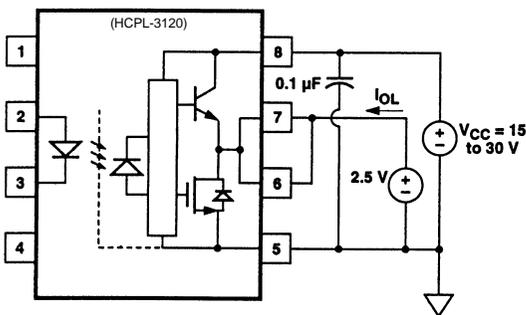


图18. I_{OL} 試験回路

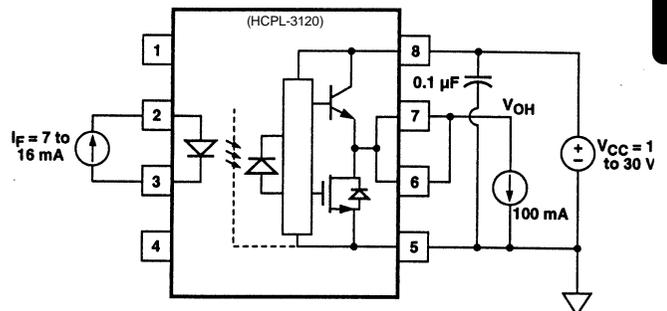


图19. V_{OH} 試験回路

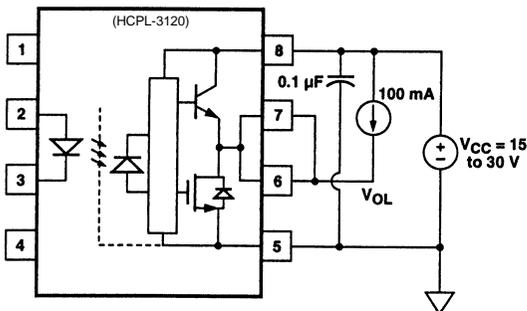


图20. V_{OL} 試験回路

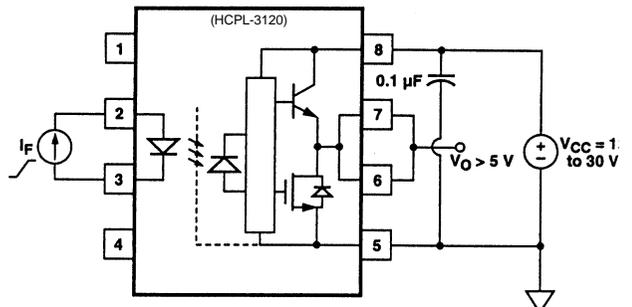


图21. I_{FLH} 試験回路

6

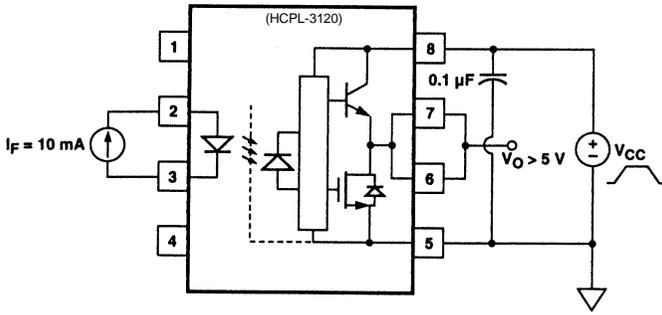


図22 . UVLO試験回路

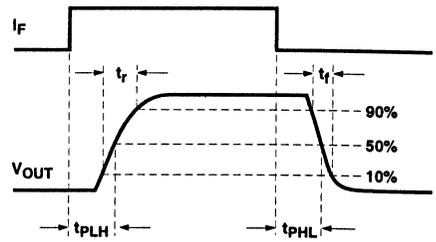
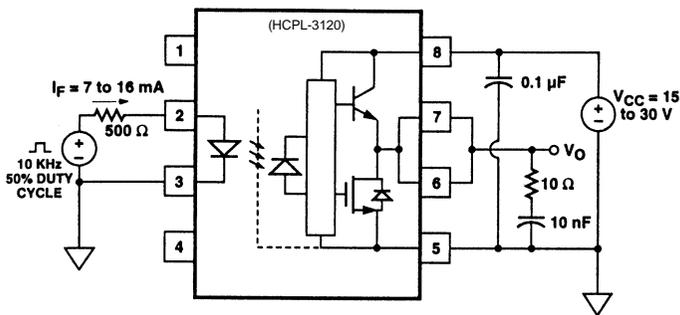


図23 . t_{PLH} , t_{PHL} , t_r と t_f の試験回路と波形

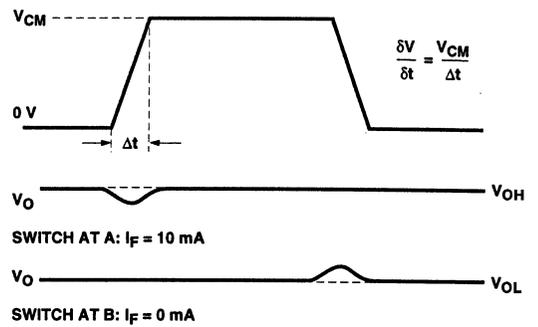
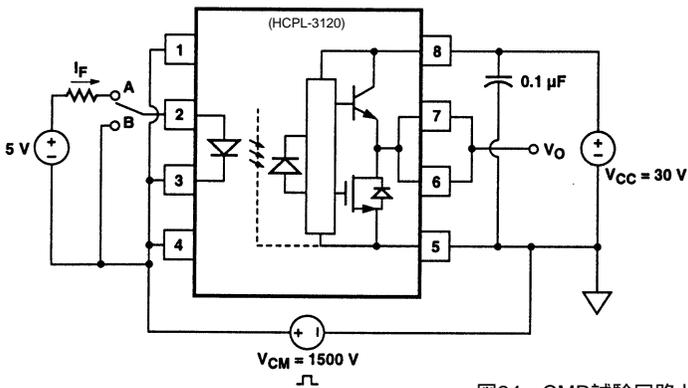


図24 . CMR試験回路と波形

以下の全ての情報は HCPL-3120, HCNW3120 の両製品について解説しています。

応用情報 (負方向 IGBT ゲートドライブの省略)

HCPL-3120 は IGBT を完全に OFF する為に 0.5V という低い最大 V_{OL} を実現しています。また DMOS トランジスタを使用することによって低い V_{OL} と 1Ω の ON 抵抗で HCPL-3120 がローの状態の時 IGBT のゲートを $R_g+1\Omega$ でエミッタにショートできます。図 25 に示されるような応用では R_g と、HCPL-3120 から IGBT ゲートとエミッタ (恐らく IGBT 上で小さい PC ボードの上に直接付けることにより) へのリードのインダクタンスを最小化させることによって負方向 IGBT ゲート

ドライブ電源を省略することが可能です。ボードのアートワークの際には、IGBT のコレクターあるいはエミッターのパターンが、HCPL-3120 の入力に近づかない様に気をつけて下さい。この間の結合は、IGBT 側のトランジエントが HCPL-3120 の LED 入力に飛び込む事につながり、パフォーマンスの劣化をもたらします。(もし、どうしても近づける必要がある場合は、トランジエントの結合により、オフ状態の LED が点灯しないように、オフ状態で LED が逆バイアスとなるようにドライブ回路を設計してください)

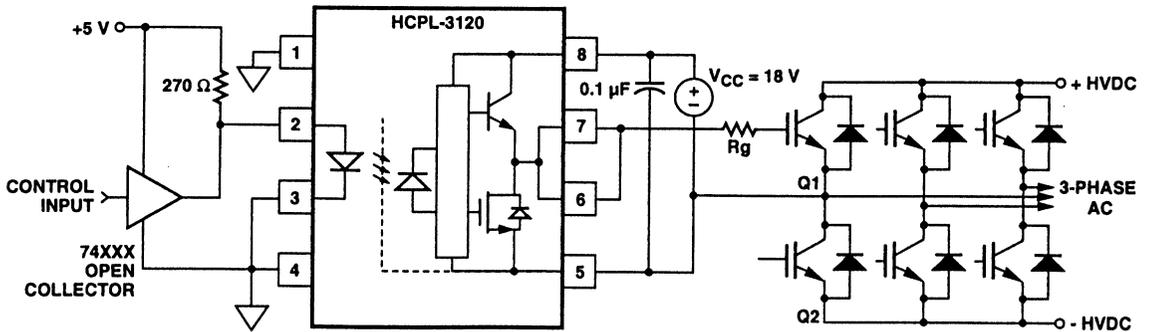


図25 . 推奨LED駆動回路と応用回路

IGBTのスイッチングロスを最小にするゲート抵抗 (Rg) の選択

Step1: I_{OL} ピーク値から Rg 最小値を計算する

図26のIGBTとRgはHCPL-3120によって供給される電圧とシンプルRC回路と近似できます。

$$\begin{aligned}
 Rg &\geq \frac{(V_{CC} - V_{EE} - V_{OL})}{I_{OLPEAK}} \\
 &= \frac{(V_{CC} - V_{EE} - 2V)}{I_{OLPEAK}} \\
 &= \frac{(15V + 5V - 2V)}{2.5A} \\
 &= 7.2\Omega \cong 8\Omega
 \end{aligned}$$

前式のV_{OL} = 2Vはピーク電流値2.5Aでの余裕を持った値となっています。(図6)更に低いRgにおいてはHCPL-3120からの電圧波形は理想的なステップ波形ではありません。負方向ゲートドライブが省略されればV_{EE}は0Vになります。

Step2: HCPL-3120の消費電力のチェックと必要になるRgを増やす

HCPL-3120の消費電力の合計はエミッタ電力 (P_E) と出力電力 (P_O) の合計です。

$$\begin{aligned}
 P_T &= P_E + P_O \\
 P_E &= I_F \cdot V_F \cdot \text{Duty Cycle} \\
 P_O &= P_{O(BIAS)} + P_{O(SWITCHING)} \\
 &= I_{CC} \cdot (V_{CC} - V_{EE}) \\
 &\quad + E_{SW}(R_G, Q_G) \cdot f
 \end{aligned}$$

I_F = 16mA (最悪値) での図26で、Rg=8Ω、Max Duty Cycle=80%、Qg=500nC、f=20kHz and T_Amax=85℃ :

$$\begin{aligned}
 P_E &= 16\text{ mA} \cdot 1.8\text{ V} \cdot 0.8 = 23\text{ mW} \\
 P_O &= 4.25\text{ mA} \cdot 20\text{ V} \\
 &\quad + 5.2\text{ }\mu\text{J} \cdot 20\text{ kHz} \\
 &= 85\text{ mW} + 104\text{ mW} \\
 &= 189\text{ mW} \\
 &\quad > 178\text{ mW}(P_{O(MAX)} @85^\circ\text{C}) \\
 &= 250\text{ mW} - 15^\circ\text{C} \cdot 4.8\text{ mW}/^\circ\text{C}
 \end{aligned}$$

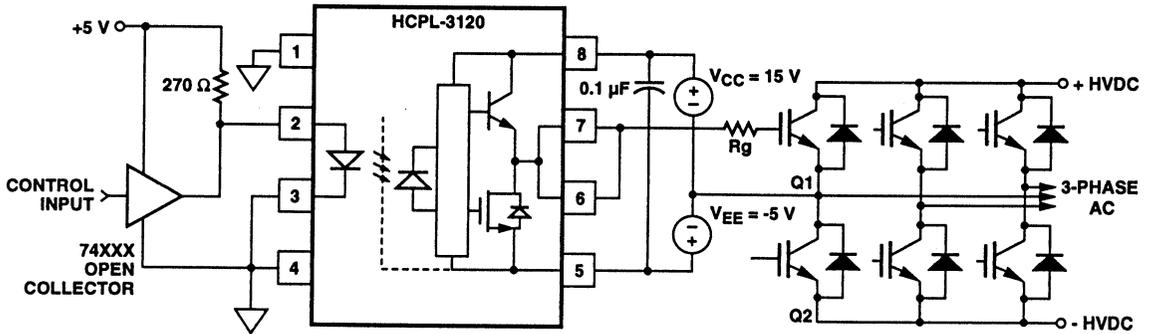


図26. 負方向IGBTゲートドライブによるHCPL-3120標準応用回路

P _E 項目	概要
I _F	LED 電流
V _F	LED オン電圧
Duty Cycle	最大 LED デューティサイクル

P _O 項目	概要
I _{CC}	供給電流
V _{CC}	正供給電圧
V _{EE}	負供給電圧
E _{sw} (R _G , Q _G)	それぞれの IGBT をスイッチングさせる HCPL-3120 の消費エネルギー (図 27 参照)
f	スイッチング周波数

前式で4.25mAのI_{CC}値は5mAのI_{CC}最大値(-40時)を図7を使った比例計算により90時のI_{CC}最大値として求めています。

この場合のP_OはP_{O(max)}を越えるのでR_gはHCPL-3120の消費電力を押さえる為に大きくします。

$$\begin{aligned}
 P_{O(SWITCHINGMAX)} &= P_{O(MAX)} - P_{O(BIAS)} \\
 &= 178\text{ mW} - 85\text{ mW} \\
 &= 93\text{ mW} \\
 E_{SW(MAX)} &= \frac{P_{O(SWITCHINGMAX)}}{f} \\
 &= \frac{93\text{ mW}}{20\text{ kHz}} = 4.65\mu\text{W}
 \end{aligned}$$

図27より、Q_g = 500nCの場合E_{sw} = 4.65μWの時にR_g = 10.3Ωになります。

温度モデル

HCPL-3120の安定した状態での温度モデルを図28に示します。このモデルの温度抵抗値はある動作状態のそれぞれの点での温度を計算する為に使われます。発生した総ての熱は、熱抵抗θ_{CA}を通り、それに比例してケース温度T_Cを上昇させます。θ_{CA}は、設計に依存します。θ_{CA} = 83 /Wという値は、グランド層もなく、細かいパターンを引いた2.5×2.5インチ角のPC基板の中央に1個のHCPL-3120を半田付けをした、無風状態での実測値です。絶対最大消費電力値は、θ_{CA} = 83を前提に決めています。図29に示す、温度モデルを使い、LEDと受光ICの接合温度は次の式で表せます。

$$\begin{aligned}
 T_{JE} &= P_{E'} \cdot (\theta_{LC} \mid |(\theta_{LD} + \theta_{DC}) + \theta_{CA}) \\
 &+ P_{D'} \cdot \left(\frac{\theta_{LC} \cdot \theta_{DC}}{\theta_{LC} + \theta_{DC} + \theta_{LD}} + \theta_{CA} \right) + T_A \\
 T_{JD} &= P_{E'} \cdot \left(\frac{\theta_{LC} \cdot \theta_{DC}}{\theta_{LC} + \theta_{DC} + \theta_{LD}} + \theta_{CA} \right) \\
 &+ P_{D'} \cdot (\theta_{LD} \mid |(\theta_{LD} + \theta_{LC}) + \theta_{CA}) + T_A
 \end{aligned}$$

図28のθ_{LC}とθ_{DC}の値を代入して

$$\begin{aligned}
 T_{JE} &= P_{E'} \cdot (256 /W + \theta_{CA}) \\
 &+ P_{D'} \cdot (57 /W + \theta_{CA}) + T_A \\
 T_{JD} &= P_{E'} \cdot (57 /W + \theta_{CA}) \\
 &+ P_{D'} \cdot (111 /W + \theta_{CA}) + T_A
 \end{aligned}$$

例として、P_E = 45mW, P_O = 250mW, T_A = 70、θ_{CA} = 83 /Wを、代入すると、

$$\begin{aligned}
 T_{JE} &= P_{E'} \cdot 339 /W + P_{D'} \cdot 140 /W + T_A \\
 &= 45\text{ mW} \cdot 339 /W + 250\text{ mW} \\
 &\cdot 140 /W + 70 = 120 \\
 T_{JD} &= P_{E'} \cdot 140 /W + P_{D'} \cdot 194 /W + T_A \\
 &= 45\text{ mW} \cdot 140 /W + 250\text{ mW} \\
 &\cdot 194 /W + 70 = 125
 \end{aligned}$$

それぞれのアプリケーションにおいて、ボード設計及び部品配置によってq_{CA}は違いますが、いずれにせよ、T_{JE}とT_{JD}は、125以下に押さえる必要があります。

LED 駆動回路

超高 CMR 特性の理由

ディテクタシールドがなければフォトカブラのCMR不良は図29に示すようにフォトカブラの入力側からディテクタICへの容量結合によるものが主な原因となります。HCPL-3120は透明な薄いファラデーシールドを持つディテクタICを用いてCMRの性能を改善しています。これで、容量結合により誘起された雑音電流を逃がす事によって、高感度なIC回路部を守ります。しかし図30に示す通り、このシールドはLEDとフォトカブラの5～8ピン間の容量結合までを取り去ることはできません。この場合の容量結合は同相雑音によるLED電流みだれの原因となり、シールドされたカブラのCMR不良の主な原因となります。高CMR LED駆動回路は同相雑音があってもLEDを正しい状態(オン/オフ)にしておくという事で達成できます。例えば推奨応用回路(図25)ではシンプルな回路で15kV/μsのCMRを実現できます。LEDを正しい状態に保つ技術を2つの場合に分け説明します。

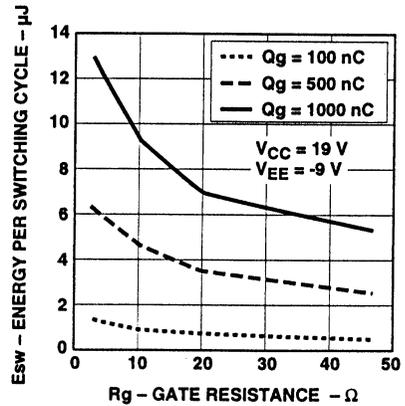


図27 IGBTスイッチング周期によるHCPL-3120のエネルギー浪費

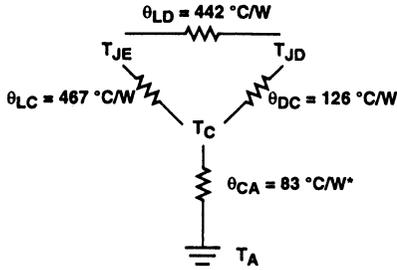


図28 . 温度モデル

T_{JE}	= LED ジャンクション温度
T_{JP}	= デテクタ IC ジャンクション温度
T_C	= パッケージの底面中央を測定したケース温度
θ_{LC}	= LED - ケース間温度抵抗
θ_{LD}	= LED - デテクタ温度抵抗
θ_{DC}	= デテクタ - ケース温度抵抗
θ_{CA}	= ケース - 周囲温度抵抗
* θ_{CA} はボードデザインと、部品の位置によって決まります。	

LED がオンの時の CMR (CMR_H)

この場合は同相雑音があってもLEDをオンし続けなければなりません。これは入力スレッシュホールドを越えたLED電流でオーバードライブすることで達成できます。LED駆動電流を最少10mAと設計することで、最大 I_{FLH} 仕様に対し5mAのマージンを持つことになり、15kV/ μ sのCMRを達成できます。

LED がオフする時の CMR (CMR_L)

この場合は同相雑音があってもLEDをオフし続けなければなりません。例えば、図31において、 dV_{CM}/dt が負の同相雑音のトランジェントが起きた場合、 C_{LEDP} に流れる電流が、LEDを流れると有害ですが、ロジックゲートの中のオン状態のトランジスタ (ON抵抗 R_{SAT} 、飽和電圧 V_{SAT})を介して流れます。いずれにしても、この状態で V_{SAT} が、 $V_{F(OFF)}$ を越えなければ、LEDは点灯しません。図32に示すオープンコレクタでのドライブ回路では、 dV_{CM} / dt が正の同相雑音のトランジェントが起きた場合、 C_{LEDP} に流れる電流 I_{LEDN} は、LEDをから供給されるしかありません。従って、この電流がLEDをオンさせてしまい、CMRには弱い駆動方法です。図33は、推奨回路と良く似た回路で、これも超高CMR駆動回路です。

UVLO(Under Voltage Lock Out) 機能

UVLOはHCPL-3120の供給電圧(完全に充電されたIGBTゲート電圧と等しい)がIGBTを低い抵抗の状態に保つために必要な電圧以下に下がってしまう不良条件時にIGBTを保護するためのものです。HCPL-3120の出力がハイの状態になり、供給電圧が V_{UVLO-} スレッシュホールド ($9.5 < V_{UVLO-} < 12.0$)より下がってしまうとおよそ 0.6μ s (UVLO Turn Off Delay)でHCPL-3120の出力はローの状態になります。次に供給電圧が V_{UVLO+} スレッシュホールド ($11.0 < V_{UVLO+} < 13.5$)を越えると出力は約 0.8μ s (UVLO Turn On Delay)でハイの状態 (LEDがオンしていると仮定して) 復帰します。

IPM デッドタイムと伝達遅延特性

HCPL-3120はインバータ設計における“デッドタイム”を最小限にするために伝達遅延(PDD)をスベックしています。デッドタイムとは高圧側と低圧側の2個(図25のQ1とQ2)の両方がオフしている間の時間を言います。また、Q1とQ2が両方オン時間が少しでもあると、両トランジスタに大電流が流れてしまいます。

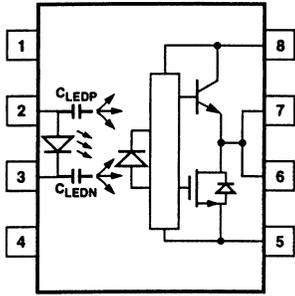


図29 シールドされていないフォトカブラの入力 - 出力間容量モデル

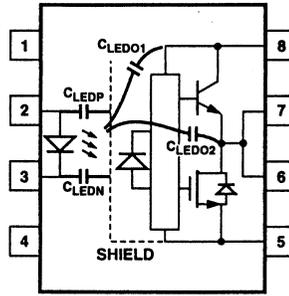


図30 シールドされたフォトカブラの入力 - 出力間容量モデル

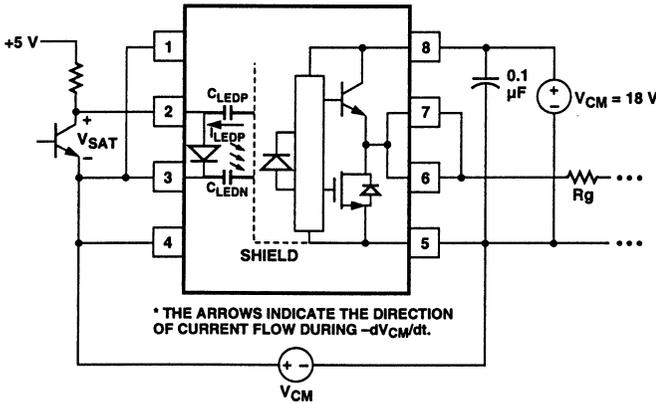


図31 同相雑音時における図25の等価回路

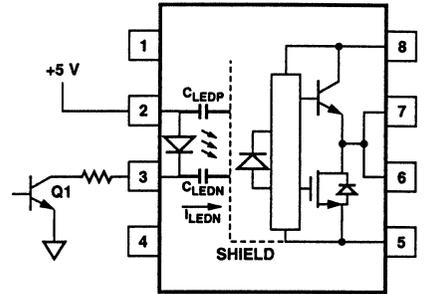


図32 非推奨オープンコレクタ駆動回路

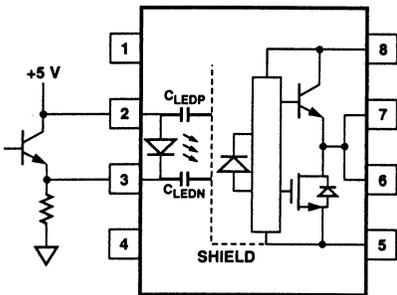
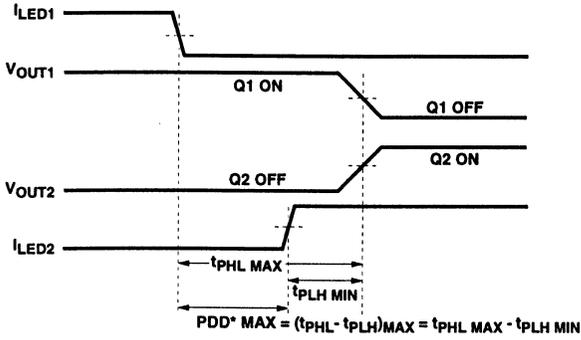


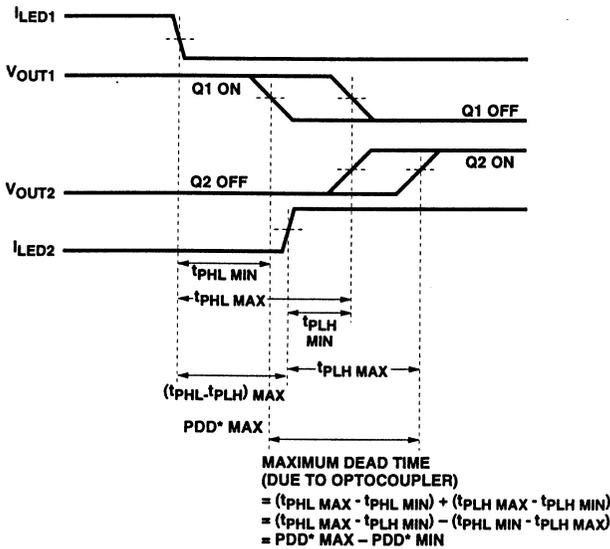
図33 超高CMRによる推奨LED駆動回路

デッドタイムを最小限にするためにはLED2のオンをLED1のオフに対して遅らせて図34に示す様にQ2がオンしたと同時にQ1がオフになる様に設計します。この条件の時に必要な遅れ時間の差の合計が - 40 ~ 100 の温度範囲で伝達遅延 $PDD_{MAX} 350ns$ となります。最大伝達遅延だけLED信号を遅らせることで最小デッドタイムは図35に示される様に最大と最小の伝達遅延の差となります。HCPL-3120の最大デッドタイムは - 40 ~ 100 の動作温度範囲で $700ns (= 350ns - (- 350ns))$ となります。フォトカブラはそれぞれ接近してマウントされ、また同じIGBTをスイッチングしているのでPDDとデッドタイムを計算するために使われた伝達遅延時間は同じ温度とテスト条件で測定したということに御注意下さい。



*PDD = PROPAGATION DELAY DIFFERENCE
NOTE: FOR PDD CALCULATIONS THE PROPAGATION DELAYS ARE TAKEN AT THE SAME TEMPERATURE AND TEST CONDITIONS.

図34 .ゼロデッドタイムによる最小LEDスキュー



*PDD = PROPAGATION DELAY DIFFERENCE

注：デッドタイムとPDDを計算した全ての伝達遅延時間は、同じ温度、テスト条件で測定しています。

図35 . デッドタイムの波形

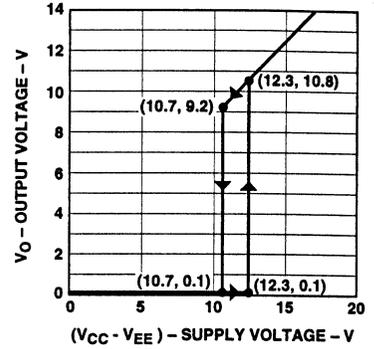


図36 . UVLO

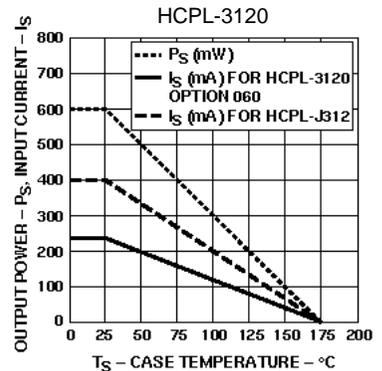
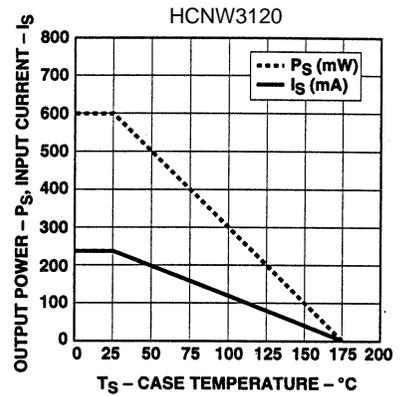


図37. VDE0884による温度ディレーティングカーブ(故障時の安全限界)

フォトカブラ製品取扱い注意事項

洗浄について

- ・塩素系フラックス及び塩素系の洗浄剤のご使用は避けてください。
- ・一部の洗浄剤には高温下において塩素原子等が分離するものがありますので、洗浄剤の管理についても十分注意を払う必要があります。
- ・超音波洗浄につきましては、その条件等によっては、ワイヤーボンディングへの影響を始め、フォトカブラに悪影響を及ぼす可能性が考えられますので、必ず十分に安全性をご確認の上、実施されるようお願いいたします。

環境規制について

フォトカブラを始め当社半導体部品には、オゾン層破壊規制物質、並びに特定臭素系難燃材料（PBBO_s、PBB_s）は使用されていません。

難燃性グレードについて

全ての当社フォトカブラは難燃性グレード“UL94V-0”です。

当社半導体部品のご使用にあたって

仕様及び仕様書に関して

- ・本仕様は製品改善および技術改良等により予告なく変更する場合があります。ご使用の際には最新の仕様を問い合わせの上、用途のご確認をお願いいたします。
- ・本仕様記載内容を無断で転載または複製することは禁じられております。
- ・本仕様内でご紹介している応用例(アプリケーション)は当社製品がご使用できる代表的なものです。ご使用において第三者の知的財産権などの保証または実施権の許諾に対して問題が発生した場合、当社はその責任を負いかねます。
- ・仕様書はメーカーとユーザ間で交わされる製品に関する使用条件や誤使用防止事項を言及するものです。仕様書の条件外で保存、使用された場合に動作不良、機械不良が発生しても当社は責任を負いかねます。ただし、当社は納品後1年以内に当社の責任に帰すべき理由で、不良或いは故障が発生した場合、無償で製品を交換いたします。
- ・仕様書の製品が製造上および政策上の理由で満足できない場合には変更の権利を当社が有し、その交渉は当社の要求によりすみやかに行われることとさせていただきます。なお、基本的に変更は3ヶ月前、廃止は1年前にご連絡致しますが、例外もございますので予めご了承ください。

ご使用用途に関して

- ・当社の製品は、一般的な電子機器(コンピュータ、OA機器、通信機器、AV機器、家電製品、アミューズメント機器、計測機器、一般産業機器など)の一部に組み込まれて使用されるものです。極めて高い信頼性と安全性が要求される用途(輸送機器、航空・宇宙機器、海底中継器、原子力制御システム、生命維持のための医療機器などの財産・環境もしくは生命に悪影響を及ぼす可能性を持つ用途)を意図し、設計も製造もされているものではありません。それゆえ、本製品の安全性、品質および性能に関しては、仕様書(又は、カタログ)に記載してあること以外は明示的にも黙示的にも一切の保証をするものではありません。

回路設計上のお願い

- ・当社は品質、信頼性の向上に努力しておりますが、一般的に半導体製品の誤動作や、故障の発生は避けられません。本製品の使用に附随し、或いはこれに関連する誤動作、故障、寿命により、他人の生命又は財産に被害や悪影響を及ぼし、或いは本製品を取り付けまたは使用した設備、施設または機械器具に故障が生じ一般公衆に被害を起こしても、当社はその内容、程度を問わず、一切の責任を負いかねます。
お客様の責任において、装置の安全設計をお願いいたします。